

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

THIS PAGE BLANK (USPTO)

PCT/EP 00 / 08 000

J99016

09/830376

EP 00/08300

#4

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年 8月26日

出 願 番 号
Application Number:

平成11年特許願第239424号

出 願 人
Applicant(s):

日本フィリップス株式会社

EP 00/08300

EKU

EPO - DG 1

12. 10. 2000

(52)

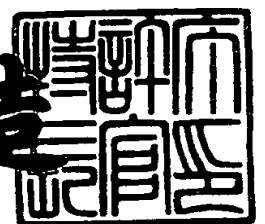
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 9月 1日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3070873

【書類名】 特許願

【整理番号】 PHJ99016

【あて先】 特許庁長官 伊佐山 建志 殿

【国際特許分類】 H03M 13/22

【発明者】

 【住所又は居所】 東京都港区港南 2 丁目 1 3 番 3 7 号 フィリップスビル
 日本フィリップス株式会社内

 【氏名】 佐藤 義和

【特許出願人】

 【識別番号】 000112451

 【氏名又は名称】 日本フィリップス株式会社

【代理人】

 【識別番号】 100087789

 【弁理士】

 【氏名又は名称】 津軽 進

【手数料の表示】

 【予納台帳番号】 060624

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9813293

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ書込読出方法、デインターリーブ方法、データ処理方法、メモリ、及びメモリ駆動装置

【特許請求の範囲】

【請求項 1】 複数のデータを、メモリに、書込方向に順次書き込み、前記メモリに書き込まれた前記複数のデータを読出方向に順次読み出すデータ書込読出方法において、

前記メモリに現在書き込まれている複数のデータの次に該メモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されときの読出方向と同一方向若しくは反対方向にすることを特徴とするデータ書込読出方法。

【請求項 2】 前記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、前記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことを特徴とする請求項 1 に記載のデータ書込読出方法。

【請求項 3】 複数のデータを、前記メモリに、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列することを特徴とする請求項 1 又は 2 に記載のデータ書込読出方法。

【請求項 4】 インターリーブされた複数のデータを、メモリに、書込方向に順次書き込み、前記メモリに書き込まれた前記複数のデータを読出方向に順次読み出してデインターリーブするデインターリーブ方法において、

前記メモリに現在書き込まれている複数のデータの次に該メモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されときの読出方向と同一方向若しくは反対方向にすることを特徴とするデインターリーブ方法。

【請求項 5】 前記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、前

記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことを特徴とする請求項 4 に記載のデインターリーブ方法。

【請求項 6】 インターリーブされた複数のデータを、前記メモリに、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列することを特徴とする請求項 4 又は 5 に記載のデインターリーブ方法。

【請求項 7】 複数のデータをインターリーブする第 1 のステップと、該インターリーブされた複数のデータを、メモリに、書込方向に順次書き込み、前記メモリに書き込まれた前記複数のデータを読出方向に順次読み出してデインターリーブする第 2 のステップとを備えたデータ処理方法において、

前記第 2 のステップが、前記メモリに現在書き込まれている複数のデータの次に該メモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向若しくは反対方向にするステップであることを特徴とするデータ処理方法。

【請求項 8】 前記第 2 のステップが、前記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、前記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことを特徴とする請求項 7 に記載のデータ処理方法。

【請求項 9】 前記第 1 のステップが、複数のデータがマトリックス状に配列されて成るフレームを複数有するスーパーフレームを構成し、該スーパーフレームを構成する複数のデータをインターリーブするステップであることを特徴とする請求項 7 又は 8 に記載のデータ処理方法。

【請求項 10】 前記第 2 のステップが、インターリーブされた複数のデータを、前記メモリに、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列するステップであることを特徴とする請求項 7 ～ 9 のうちのいずれか 1 項に記載のデータ処理方法。

【請求項 1 1】 前記第 1 のステップが、 (203×48) 個のデータがマトリックス状に配列されて成るフレームを 8 個有するスーパーフレームを構成し、該スーパーフレームを構成する $(203 \times 48 \times 8)$ 個のデータをインターリーブするステップであり、

前記第 2 のステップが、前記メモリに現在書き込まれている $(203 \times 48 \times 8)$ 個のデータを行方向に読み出す場合は、次に書き込む $(203 \times 48 \times 8)$ 個のデータを行方向に順次書き込み、一方、前記メモリに現在書き込まれている $(203 \times 48 \times 8)$ 個のデータを列方向に読み出す場合は、次に書き込む $(203 \times 48 \times 8)$ 個のデータを列方向に順次書き込むことを特徴とする請求項 1 0 に記載のデータ処理方法。

【請求項 1 2】 前記第 2 のステップが、前記メモリに $(203 \times 48 \times 8)$ 個のデータを、それぞれが 203×8 個のデータから成る 48 個のマトリックス構造に配列するステップであって、

前記 48 個のマトリックス構造それぞれが、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並んだ構造であることを特徴とする請求項 1 1 に記載のデータ処理方法。

【請求項 1 3】 前記 48 個のマトリックス構造それぞれが、26 個のアドレスを有し 1 個のアドレスに対応する領域に 1 個のデータが書き込まれるブロックが 8 行 8 列に並んだ構造であり、

前記第 2 のステップが、前記ブロックの、1 個のアドレスに対応する領域に、1 個のデータを書き込むステップであることを特徴とする請求項 1 2 に記載のデータ処理方法。

【請求項 1 4】 前記 48 個のマトリックス構造それぞれが、4 個のアドレスを有し 1 個のアドレスに対応する領域に 7 個のデータが書き込まれるブロックが 8 行 8 列に並んだ構造であり、

前記第 2 のステップが、前記マトリックス構造の、1 個のアドレスに対応する領域に、7 個のデータを書き込むステップであることを特徴とする請求項 1 2 に記載のデータ処理方法。

【請求項 1 5】 複数のデータが書込方向に順次書き込まれ、書き込まれた複数のデータが読出方向に順次読み出されるメモリにおいて、

現在書き込まれている複数のデータの次に書き込まれる複数のデータの書込方向が、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向もしくは反対方向であることを特徴とするメモリ。

【請求項 1 6】 複数のデータをメモリに、書込方向に順次書き込み、前記メモリに書き込まれた前記複数のデータを読出方向に順次読み出すメモリ駆動装置において、

前記メモリに現在書き込まれている複数のデータの次に該メモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向若しくは反対方向にすることを特徴とするメモリ駆動装置。

【請求項 1 7】 前記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、前記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことを特徴とする請求項 1 6 に記載のメモリ駆動装置。

【請求項 1 8】 前記メモリのアドレスを指定するアドレス指定手段を有し

該アドレス指定手段で前記メモリのアドレスを順次指定することにより、複数のデータを、前記メモリに、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列することを特徴とする請求項 1 7 に記載のメモリ駆動装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、データをメモリに書き込み、この書き込まれたデータを読み出すデータ書込読出方法、このデータ書込読出方法を適用したデインターリーブ方法、

このデータ書込読出方法を適用したデータ処理方法、このデータ書込読出方法によりデータが書き込まれるメモリ、及び、このデータ書込読出方法を実施してメモリへのデータの書込み、読出しを行うメモリ駆動装置に関する。

【0002】

【従来の技術】

データの送受が行われる送受信システムは、送信機と、その送信機から送信されたデータを受信する受信機とを備えている。送受信システムのうち、デジタル放送システムでは、送信機から受信機にデータを伝送するときに伝送路で発生するバースト状の誤りを分散させるため、送信機で、伝送されるデータがブロック化して並べられたスーパーフレームを2つ構成し、それら2つのスーパーフレームを構成するデータをインターリーブして読み出し、受信機に送信している。後述する図2には、送信機で構成されるスーパーフレームを示す模式図が示されている。

【0003】

この図2には、構成される2つのスーパーフレームのうちの一方のスーパーフレーム1のみが示されているが、もう一方のスーパーフレームについても、図示したスーパーフレーム1と全く同じ構成である。従って、以下では、スーパーフレームの構成を説明するにあたっては、図2に示されているスーパーフレーム1を主に取りあげて説明する。

【0004】

スーパーフレーム1は、1～8の番号が付された8個のフレーム1、フレーム2、フレーム3、…、フレーム8を有している。1個のフレームは、1～48の番号が付された、y方向に並ぶ48個のスロット1、スロット2、スロット3、…、スロット48から構成されている。1個のスロットは、1 byte から成るデータがx方向に204個並んで構成されるが、その204個のデータのうちの1個のデータは、インターリーブの対象から除かれるデータであるため、図2には、x方向に203個のデータが並んだ構成が示されており、以下では、x方向に203個のデータが並んでいるとして話を進めていく。尚、1 byte = 8 bit である。

【0005】

図2に示すスーパーフレーム1が構成されると、そのスーパーフレーム1を構成するデータは、フレーム1の最上層にあるスロット1のデータ1__1から、インターリーブ方向に順次読み出され受信機に送信され、最後にフレーム8のスロット48のデータ8__203が読み出されると、1つのスーパーフレーム1を構成する全データの読み出しが終了する。このようにインターリーブ方向にデータを順次読み出すことにより、1つのスーパーフレームを構成するデータはインターリーブされて受信機に送信される。

【0006】

上記のようにしてスーパーフレーム1のデータの読み出しが終了したら、引き続いて、もう1つ別のスーパーフレーム（以下、スーパーフレーム2と呼ぶ）を構成するデータについても、同様の方法で読み出されて受信機に送信される。スーパーフレーム2を構成するデータが読み出されて受信機に送信されている間、送信機のメモリには、新たなデータから成るスーパーフレーム1が構成される。スーパーフレーム2を構成するデータの送信が終了したら、引き続いて、新たなデータから成るスーパーフレーム1を構成するデータがインターリーブ方向に順次読み出され受信機に送信される。このように、送信機では、メモリから一方のスーパーフレームのデータを読み出している間に、そのメモリに新たにデータが書き込まれてもう一方のスーパーフレームが構成される。つまり、送信機では、メモリへの、スーパーフレーム1を構成するデータの書込みと、スーパーフレーム2を構成するデータの書込みとが交互に行われるとともに、メモリからの、スーパーフレーム1を構成するデータの読出しと、スーパーフレーム2を構成するデータの読出しとが交互に行われる。

【0007】

受信機は、送信機から送信されたインターリーブされた複数のデータが書き込まれるメモリを有している。その受信機が有するメモリは、送信機で構成される2つのスーパーフレーム分のデータが書き込まれるだけの容量を有しており、受信機のメモリは、そのメモリの半分の領域で、送信機で構成されるスーパーフレーム1についてのデータの書込み、読出しが繰り返し行われ、残りの半分の領域

で、もう 1 つ別のスーパーフレーム 2 を構成するデータの書込み、読出しが繰り返し行われる。これにより、送信機でインターリーブされて送信された複数データを、順次デインターリーブすることができる。

【0 0 0 8】

【発明が解決しようとする課題】

送信機で構成される 1 つのスーパーフレームは、上述したように、8 個のフレームから構成され、各フレームは 4 8 個のスロットから構成され、1 つのスロットは、1 b y t e のデータが 2 0 3 個から成る。従って、1 つのスーパーフレームの容量は、 $2 0 3 (= 1 \text{ つのスロットを構成する } 1 \text{ b y t e のデータの数}) \times 4 8 (1 \text{ つのフレームが有するスロットの数}) \times 8 (1 \text{ つのスーパーフレームが有するフレームの数}) = 7 7 9 5 2 \text{ b y t e}$ となる。送信機は、通常 2 つのスーパーフレームを構成するため、受信機のメモリは、これら 2 つのスーパーフレーム分のデータが書き込めるように、 $7 7 9 5 2 \text{ b y t e} \times 2 = 1 5 5 9 0 4 \text{ b y t e}$ 、つまり、約 1. 2 5 M b i t の容量が必要となる。このため、データをデインターリーブするためだけに、約 1. 2 5 M b i t のメモリ 1 1 0 a が必要となり、データを受信するためのコストが高くなるという問題がある。

【0 0 0 9】

本発明は、上記の事情に鑑み、コストの削減が図られたデータ書込読出方法、デインターリーブ方法、データ処理方法、メモリ、及びメモリ駆動装置を提供することを目的とする。

【0 0 1 0】

【課題を解決するための手段】

本発明のデータ書込読出方法は、複数のデータを、メモリに、書込方向に順次書き込み、上記メモリに書き込まれた上記複数のデータを読出方向に順次読み出すデータ書込読出方法において、

【0 0 1 1】

上記メモリに現在書き込まれている複数のデータの次にこのメモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるときの読出方向と同一方向若しくは反対方向にすることを特徴とする。

【0012】

従来、データが書き込まれるメモリセルを複数有するメモリに、例えば、複数のデータそれぞれを順次書き込み、そのメモリに書き込まれたデータを並びかえて順次読み出す場合、そのメモリを第1の領域と第2の領域との2つの領域に分割し、各領域で、データの書き込み、読出しを行っている。このとき、そのメモリの第1の領域で、複数のデータが書き込まれ、その書き込まれた複数のデータが並びかえられて読み出されるとともに、もう一方の第2の領域では、第1の領域でデータの読出しが行われている間に別の複数のデータが書き込まれ、その第1の領域でデータの書き込みが行われている間に、その第2の領域に書き込まれたデータが並びかえられて読み出される。つまり、従来では、メモリに、データの書き込み、読出しが行われる第1の領域に加えて、さらに、データの読出し、書き込みが行われる第2の領域が必要である。

【0013】

これに対し、本発明のデータ書込読出方法では、メモリに現在書き込まれている複数のデータの次にこのメモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向若しくは反対方向にしている。従って、メモリの、読出方向に配列されるメモリセルの配列方向と、次に書き込まれるデータの書込方向に配列されるメモリセルの配列方向とが一致する。従って、本発明のデータ書込読出方法では、データの読出しが現在行われている領域に、その領域でのデータの読出しを行いながら、次のデータを書き込むことができる。従来では、上述したように、メモリには、新たな複数のデータが書き込めるように、第1の領域に加えて第2の領域が必要であったが、本発明のデータ書込読出方法では、メモリに、従来では必要な第2の領域に相当する領域は不要であり、データを並びかえるためのメモリの容量は小さくてすみ、コストの削減が図られる。

【0014】

また、本発明のデータ書込読出方法は、上記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、上記メモリに現在書き込まれている複数のデータを列方向に

読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことが好ましい。

【0015】

現在書き込まれている複数のデータが、行方向に読み出されるのか、あるいは列方向に読み出されるのかに応じて、次に書き込む複数のデータの書込方向を行方向若しくは列方向にすることにより、データの読出しが現在行われている領域に、その領域でのデータの読出しを行いながら、次のデータを書き込むことができる。

【0016】

また、本発明のデータ書込読出方法は、複数のデータを、上記メモリに、少なくとも1個のアドレスを有し1個のアドレスに対応する領域に少なくとも1個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列することが好ましい。

【0017】

データを、ブロックが n 行 n 列に並ぶマトリックス構造に配列すると、行方向に書き込まれるデータの数と、列方向に書き込まれるデータの数とを等しくすることができる。従って、行方向に読み出されるデータの数と、列方向に読み出されるデータの数とを、互いに等しくすることができる。

【0018】

また、本発明のデインターリーブ方法は、インターリーブされた複数のデータを、メモリに、書込方向に順次書き込み、上記メモリに書き込まれた上記複数のデータを読出方向に順次読み出してデインターリーブするデインターリーブ方法において、

【0019】

上記メモリに現在書き込まれている複数のデータの次にこのメモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出される時の読出方向と同一方向若しくは反対方向にすることを特徴とする。

【0020】

本発明のデインターリーブ方法は、本発明のデータ書込読出方法が適用された

方法である。従って、メモリにインターリーブされたデータを書き込んだ後、それらデータをデインターリーブして読み出す場合、データの読出しが現在行われている領域に、その領域でのデータの読出しを行いながら、インターリーブされた新たなデータを書き込むことができる。このため、インターリーブされた複数のデータをデインターリーブするためのメモリの容量は小さくてすみ、インターリーブされた複数のデータを、低コストでデインターリーブすることができる。

【0021】

ここで、本発明のデインターリーブ方法は、上記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、上記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことが好ましい。

【0022】

このようにデータを書き込むことにより、データの読出しが現在行われている領域に、その領域でのデータの読出しを行いながら、次のデータを書き込むことができる。

【0023】

ここで、本発明のデインターリーブ方法は、インターリーブされた複数のデータを、上記メモリに、少なくとも1個のアドレスを有し1個のアドレスに対応する領域に少なくとも1個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列することが好ましい。

【0024】

データを、ブロックが n 行 n 列に並ぶマトリックス構造に配列すると、行方向に読み出されてデインターリーブされるデータの数と、列方向に読み出されてデインターリーブされるデータの数とを、互いに等しくすることができる。

また、本発明のデインターリーブ方法において、例えば、メモリに書き込まれたデータを行方向もしくは列方向のどちらの方向から読み出しても同じ数のデータがデインターリーブされるようにする場合、上記のように、インターリーブされた複数のデータを、ブロックが n 行 n 列に並ぶマトリックス構造に配列すると、

メモリにデータを書き込むときに、そのメモリの、データが書き込まれないメモリセルの数を少なくすることができ、インターリーブされた複数のデータをメモリに効率よく書き込むことができる。

【 0 0 2 5 】

また、本発明のデータ処理方法は、複数のデータをインターリーブする第 1 のステップと、このインターリーブされた複数のデータを、メモリに、書込方向に順次書き込み、上記メモリに書き込まれた上記複数のデータを読出方向に順次読み出してデインターリーブする第 2 のステップとを備えたデータ処理方法において、

【 0 0 2 6 】

上記第 2 のステップが、上記メモリに現在書き込まれている複数のデータの次にこのメモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向若しくは反対方向にするステップであることを特徴とする。

【 0 0 2 7 】

本発明のデータ処理方法は、本発明のデータ書込読出方法を実行する方法である。従って、インターリーブされた複数のデータを、低コストでデインターリーブすることができる。

【 0 0 2 8 】

ここで、本発明のデータ処理方法は、上記第 2 のステップが、上記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、上記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことが好ましい。

【 0 0 2 9 】

このようにデータを書き込むことにより、データの読出しが現在行われている領域に、その領域でのデータの読出しを行いながら、第 1 のステップでインターリーブされた新たな複数のデータを書き込むことができる。

【 0 0 3 0 】

ここで、本発明のデータ処理方法は、上記第 1 のステップが、複数のデータがマトリックス状に配列されて成るフレームを複数有するスーパーフレームを構成し、このスーパーフレームを構成する複数のデータをインターリーブするステップであることが好ましい。

【0031】

スーパーフレームを構成することにより、本発明のデータ処理方法をデジタル放送システムに適用することができる。

【0032】

ここで、本発明のデータ処理方法は、上記第 2 のステップが、インターリーブされた複数のデータを、上記メモリに、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列するステップであることが好ましい。

【0033】

データを、ブロックが n 行 n 列に並ぶマトリックス構造に配列すると、行方向に読み出されてデインターリーブされるデータの数と、列方向に読み出されてデインターリーブされるデータの数とを、互いに等しくすることができる。また、本発明のデータ処理方法において、例えば、メモリに書き込まれたデータを行方向もしくは列方向のどちらの方向から読み出しても同じ数のデータがデインターリーブされるようにする場合、上記のように、インターリーブされた複数のデータを、ブロックが n 行 n 列に並ぶマトリックス構造に配列すると、メモリにデータを書き込むときに、そのメモリの、データが書き込まれないメモリセルの数を少なくすることができ、インターリーブされた複数のデータをメモリに効率よく書き込むことができる。

【0034】

ここで、本発明のデータ処理方法は、上記第 1 のステップが、 (203×48) 個のデータがマトリックス状に配列されて成るフレームを 8 個有するスーパーフレームを構成し、このスーパーフレームを構成する $(203 \times 48 \times 8)$ 個のデータをインターリーブするステップであり、

【0035】

上記第2のステップが、上記メモリに現在書き込まれている ($203 \times 48 \times 8$) 個のデータを行方向に読み出す場合は、次に書き込む ($203 \times 48 \times 8$) 個のデータを行方向に順次書き込み、一方、上記メモリに現在書き込まれている ($203 \times 48 \times 8$) 個のデータを列方向に読み出す場合は、次に書き込む ($203 \times 48 \times 8$) 個のデータを列方向に順次書き込むことが好ましい。

【0036】

BSデジタル放送では、通常、送信機側で、(203×48) 個のデータがマトリックス構造に配列されて成るフレームを8個有するスーパーフレームを構成し、そのスーパーフレームを構成する ($203 \times 48 \times 8$) 個のデータをインターリーブしている。従って、第1のステップを上記のようなステップにすることにより、本発明のデータ処理方法を、BSデジタル放送に適合した形態にすることができる。

【0037】

ここで、本発明のデータ処理方法は、上記第2のステップが、上記メモリに ($203 \times 48 \times 8$) 個のデータを、それぞれが 203×8 個のデータから成る 48 個のマトリックス構造に配列するステップであって、

【0038】

上記 48 個のマトリックス構造それぞれが、少なくとも 1 個のアドレスを有し 1 個のアドレスに対応する領域に少なくとも 1 個のデータが書き込まれるブロックが n 行 n 列に並んだ構造であることが好ましい。

【0039】

($203 \times 48 \times 8$) 個のデータを 48 個のマトリックス構造に配列すると、インターリーブされた ($203 \times 48 \times 8$) 個のデータを、(203×8) 個のデータ毎にデインターリーブすることができる。また、メモリに書き込まれたデータを行方向もしくは列方向のどちらの方向から読み出しても同じ数のデータがデインターリーブされるようにする場合、上記のように、インターリーブされた複数のデータを、ブロックが n 行 n 列に並ぶマトリックス構造に配列すると、メモリにデータを書き込むときに、そのメモリの、データが書き込まれないメモリセルの数を少なくすることができ、インターリーブされた複数のデータをメモリ

に効率よく書き込むことができる。

【 0 0 4 0 】

ここで、本発明のデータ処理方法は、上記 4 8 個のマトリックス構造それぞれが、2 6 個のアドレスを有し 1 個のアドレスに対応する領域に 1 個のデータが書き込まれるブロックが 8 行 8 列に並んだ構造であり、上記第 2 のステップが、上記ブロックの、1 個のアドレスに対応する領域に、1 個のデータを書き込むステップであることが好ましく、また、上記 4 8 個のマトリックス構造それぞれが、4 個のアドレスを有し 1 個のアドレスに対応する領域に 7 個のデータが書き込まれるブロックが 8 行 8 列に並んだ構造であり、上記第 2 のステップが、上記マトリックス構造の、1 個のアドレスに対応する領域に、7 個のデータを書き込むステップであることも好ましい。

【 0 0 4 1 】

また、本発明のメモリは、複数のデータが書込方向に順次書き込まれ、書き込まれた複数のデータが読出方向に順次読み出されるメモリにおいて、

【 0 0 4 2 】

現在書き込まれている複数のデータの次に書き込まれる複数のデータの書込方向が、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向もしくは反対方向であることを特徴とする。

【 0 0 4 3 】

また、本発明のメモリ駆動装置は、複数のデータを、メモリに、書込方向に順次書き込み、上記メモリに書き込まれた上記複数のデータを読出方向に順次読み出すメモリ駆動装置において、

【 0 0 4 4 】

上記メモリに現在書き込まれている複数のデータの次にこのメモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるとき読出方向と同一方向若しくは反対方向にすることを特徴とする。

【 0 0 4 5 】

本発明のメモリ駆動装置は、本発明のデータ書込読出方法を実行する装置である。従って、本発明のメモリ駆動装置を用いることにより、メモリの、データの

読出しが現在行われている領域に、その領域での複数のデータの読出しを行いながら、次のデータを書き込むことができ、データの並べかえを、容量の小さいメモリで行うことができる。

【0046】

ここで、本発明のメモリ駆動装置は、上記メモリに現在書き込まれている複数のデータを行方向に読み出す場合は、次に書き込む複数のデータを行方向に順次書き込み、一方、上記メモリに現在書き込まれている複数のデータを列方向に読み出す場合は、次に書き込む複数のデータを列方向に順次書き込むことが好ましい。

【0047】

また、本発明のメモリ駆動装置は、上記メモリのアドレスを指定するアドレス指定手段を有し、

【0048】

このアドレス指定手段で上記メモリのアドレスを順次指定することにより、複数のデータを、上記メモリに、少なくとも1個のアドレスを有し1個のアドレスに対応する領域に少なくとも1個のデータが書き込まれるブロックが n 行 n 列に並ぶマトリックス構造に配列することが好ましい。

【0049】

例えば、1個のアドレスに対応する領域に1個のデータを書き込むようにすると、複数のデータをメモリに書き込む前に一旦並べ替えることは不要である。すなわち、メモリに書き込む前に一旦データを並べ替えるためのバッファは不要であり、さらにコストの削減が図られるメリットがある。一方、1個のアドレスに対応する領域に複数のデータを書き込むようにすると、メモリに書き込む前に一旦データを並べ替えるためのバッファは必要となるが、メモリのアドレスの数を少なくすることができるためアドレス生成回路の構成が簡単になるというメリットや、アクセス速度の遅いメモリにも対応できるというメリットがある。これらのメリットについては、後述する実施形態でさらに詳しく述べる。また、複数のデータを、ブロックが n 行 n 列に並ぶマトリックス構造に配列することにより、メモリにデータを効率よく書き込むことができる。

【 0 0 5 0 】

【発明の実施の形態】

以下、本発明の実施形態について説明する。

【 0 0 5 1 】

図 1 ～ 図 6 は、本発明のデータ書込方法の第 1 実施形態を採用したデータ処理方法を実行する送受信システム（以下、第 1 の送受信システムと呼ぶ）を用いて、複数のデータをインターリーブし、そのインターリーブされた複数のデータをデインターリーブする様子を説明する図である。

【 0 0 5 2 】

図 1 は、第 1 の送受信システムの一例を示す図である。

【 0 0 5 3 】

この送受信システムは、伝送路 1 2 0 で互いに接続された送信機 1 0 0 と受信機 1 1 0 を備えている。送信機 1 0 0 は、データが書き込まれるとともに、書き込まれたデータが読み出されるメモリ 1 0 0 a と、メモリ駆動装置 1 0 0 b を有している。そのメモリ駆動装置 1 0 0 b は、受信機 1 1 0 に送信する複数のデータを、その受信機 1 1 0 に送信する前に一旦メモリ 1 0 0 a に書き込み、そのメモリ 1 0 0 a に書き込まれた複数のデータをインターリーブして読み出すものである。そのメモリ駆動装置 1 0 0 b によりデータがメモリ 1 0 0 a に順次書き込まれると、図 2 に示すスーパーフレームが構成される。

【 0 0 5 4 】

送信機 1 0 0 において、図 2 に示すスーパーフレーム 1 を構成するにあたっては、送信機のメモリにデータが順次書き込まれ、2 0 3 個のデータ 1 __ 1, データ 1 __ 2, データ 1 __ 3, …, データ 1 __ 2 0 3 から成る 1 つのロットが、ロット 1、ロット 2、ロット 3、…、ロット 4 8 の順に構成され、フレーム 1 が構成される。次に、2 0 3 個のデータ 2 __ 1, データ 2 __ 2, データ 2 __ 3, …, データ 2 __ 2 0 3 から成る 1 つのロットが、ロット 1、ロット 2、ロット 3、…、ロット 4 8 の順に構成され、フレーム 2 が構成される。以下、同様にして、2 0 3 個のデータから成る 1 つのロットが 4 8 個から構成されたフレーム 3、…、フレーム 8 が順次構成される。これにより、スーパーフレ

ーム 1 が構成される。

【 0 0 5 5 】

送信機 1 0 0 において、図 2 に示すように、スーパーフレーム 1 が構成されると、そのスーパーフレーム 1 を構成するデータは、フレーム 1 の最上層にあるスロット 1 のデータ 1 _ 1 から、インターリーブ方向に、フレーム 1 のスロット 1 のデータ 1 _ 1、フレーム 2 のスロット 1 のデータ 2 _ 1、フレーム 3 のスロット 1 のデータ 3 _ 1、……、フレーム 8 のスロット 1 のデータ 8 _ 1 が、メモリ駆動装置 1 0 0 b により順次読み出され伝送路 1 2 0 (図 1 参照) を経由して受信機 1 1 0 に送信される。さらにフレーム 8 のスロット 1 のデータ 8 _ 1 が読み出されたら、今度はフレーム 1 のスロット 1 のデータ 1 _ 2 から、インターリーブ方向に、フレーム 1 のスロット 1 のデータ 1 _ 2、フレーム 2 のスロット 1 のデータ 2 _ 2、フレーム 3 のスロット 1 のデータ 3 _ 2、……、フレーム 8 のスロット 1 のデータ 8 _ 2 が順次読み出され受信機 1 1 0 に送信される。フレーム 8 のスロット 1 のデータ 8 _ 2 が読み出されたら、今度はフレーム 1 のスロット 1 のデータ 1 _ 3 から、やはりインターリーブ方向に、データが順次読み出される。このようにして、フレーム 1 のスロット 1 のデータ 1 _ 1 から、インターリーブ方向に各フレームのスロット 1 のデータが順次読み出され、とりあえず、フレーム 1 のスロット 1 のデータ 1 _ 1 から数えて、インターリーブ方向に 2 0 3 個のデータが読み出され受信機 1 1 0 に送信される (すなわち、フレーム 1 のスロット 1 のデータ 1 _ 1 から、フレーム 3 のスロット 1 のデータ 3 _ 2 6 まで読み出され送信される)。

【 0 0 5 6 】

図 3 は、フレーム 1 のスロット 1 のデータ 1 _ 1 から数えて、インターリーブ方向に 2 0 3 個のデータが読み出される様子を示す模式図である。この図 3 には、スーパーフレーム 1 を構成するフレーム 1 ~ フレーム 8 それぞれのスロット 1 が並べて示されている。

【 0 0 5 7 】

読出データ R 1 は、インターリーブ方向に読み出される、フレーム 1 のスロット 1 のデータ 1 _ 1 からフレーム 3 のスロット 1 のデータ 3 _ 2 6 までの 2 0 3

個のデータ（つまり、203 byte 分のデータ）である。このように、203 個のデータが読み出されたら、次に、各フレームのロット 1 の 1 段下層にあるロット 2（図 2 参照）のデータについて、フレーム 1 のロット 2 のデータ 1__1 から、やはりインターリーブ方向に 203 個のデータが読み出され、受信機 110 に送信される。以下、同様にして、各フレームのロット 2 よりも下層にあるロット 3～ロット 48 について、同一番号が付されたロットから成るロット集合体毎に、データ 1__1 から、インターリーブ方向に 203 個のデータが読み出され受信機 110 に送信される。尚、以下では、各フレームのロット 1 の集合から成るロット集合体を、ロット 1 集合体と呼び、各フレームのロット 2, …, ロット 8 の集合から成るロット集合体を、ロット 2 集合体, …, ロット 8 集合体と呼ぶことにする。

【0058】

各フレームそれぞれのロット 48 の集合からなるロット 48 集合体から 203 個のデータが読み出されて受信機 110 に送信されたら、最上層のロット 1 に戻り、先に読み出された読出データ R1（図 3 参照）のうちの最後に読み出されたデータ 3__26 に対し、インターリーブ方向に隣り合う、フレーム 4 のロット 1 のデータ 4__26 から、やはりインターリーブ方向に 203 個のデータが順次読み出され、受信機 110 に送信される。図 3 に示す読出データ R2 は、フレーム 4 のロット 1 のデータ 4__26 からインターリーブ方向に読み出された 203 個のデータである（すなわち、フレーム 4 のロット 1 のデータ 4__26 から、フレーム 6 のロット 1 のデータ 6__51 までのデータである）。フレーム 6 のロット 1 のデータ 6__51 が読み出されたら、各フレームのロット 1 よりも下層にあるロット 2～ロット 48 ロットについて、同一番号が付されたロット集合体毎に、フレーム 4 のロット 1 のデータ 4__26 からインターリーブ方向に 203 個のデータが読み出され受信機 110 に送信される。以下、同一番号が付されたロット集合体毎に、203 個のデータの読出しが順次繰り返される。図 3 に示す読出データ R3 は、フレーム 6 のロット 1 のデータ 6__178 からフレーム 8 のロット 1 のデータ 8__203 までの 203 個のデータを表す。この読出データ R3 が読み出されることにより、各フレームのスロ

ット 1 の集合から成るスロット 1 集合体のデータが全て読み出され、受信機 1 1 0 に送信されたことになる。ところで、1 つのスロットは、2 0 3 個のデータから構成され、スーパーフレーム 1 は 8 個のフレームから構成されるため、各フレームの同一番号が付されたスロットの集合から成るスロット集合体について考えると、そのスロット集合体は、全部で、 203×8 個のデータから構成されていることになる。従って、上記のようにデータを 2 0 3 個ずつ読み出していくと、1 つのスロット集合体を構成するデータは、2 0 3 個ずつのデータの読出しを 8 回行うことにより全て読み出されることになる。読出データ R 3 が読み出されたら、2 ~ 4 8 の番号が付されたスロットについても、フレーム 6 のスロット 1 のデータ 6 _ 1 7 8 から、フレーム 8 のスロット 1 のデータ 8 _ 2 0 3 までデータが順次読み出される。フレーム 8 のスロット 4 8 のデータ 8 _ 2 0 3 が読み出されると、1 つのスーパーフレーム 1 を構成する全データの読み出しが終了したことになる。このようにインターリーブ方向にデータを順次読み出すことにより、1 つのスーパーフレームを構成するデータはインターリーブされて受信機 1 1 0 に送信される。

【 0 0 5 9 】

上記のようにしてスーパーフレーム 1 のデータの読出しが終了したら、引き続いて、もう 1 つ別のスーパーフレーム 2 を構成するデータについても、同様の方法で読み出されて受信機 1 1 0 に送信される。スーパーフレーム 2 を構成するデータが読み出されて受信機 1 1 0 に送信されている間、送信機 1 0 0 のメモリ 1 0 0 a には、メモリ駆動装置 1 0 0 b により新たなデータが順次書き込まれ、新たなデータから成るスーパーフレーム 1 が構成される。スーパーフレーム 2 を構成するデータの送信が終了したら、引き続いて、新たなデータから成るスーパーフレーム 1 を構成するデータがインターリーブ方向に順次読み出され受信機 1 1 0 に送信される。このように、送信機 1 0 0 では、メモリ 1 0 0 a から一方のスーパーフレームのデータを読み出している間に、そのメモリ 1 0 0 a に新たにデータが書き込まれ、もう一方のスーパーフレームが構成される。つまり、送信機 1 0 0 では、メモリ 1 0 0 a への、スーパーフレーム 1 を構成するデータの書込みと、スーパーフレーム 2 を構成するデータの書込みとが交互に行われるとともに

に、メモリ 100a からの、スーパーフレーム 1 を構成するデータの読出しと、スーパーフレーム 2 を構成するデータの読出しとが交互に行われる。

【0060】

メモリ 100a から読み出されたデータは、図 1 に示す受信機 110 に送信される。この受信機 110 は、データが書き込まれるとともに、書き込まれたデータが読み出されるメモリ（本発明のメモリの第 1 実施形態）110a と、メモリ駆動装置（本発明のメモリ駆動装置の第 1 実施形態）110b を有している。そのメモリ駆動装置 110b は、メモリ 110a のアドレスを指定し、その指定されたアドレスに対応する領域に、送信機 100 から送信されたデータを書き込み、その書き込まれたデータをデインターリーブして読み出すものである。メモリ駆動装置 110b がメモリ 110a にデータを順次書き込む様子について、図 4 を参照しながら説明する。

【0061】

送信機 100 で行われるデータのインターリーブは、1 つのスーパーフレーム毎に行われているが、受信機 110 で行われるデインターリーブについては、8 個のフレーム 1、フレーム 2、フレーム 3、…、フレーム 8（図 2 参照）それぞれの同一番号のスロットの集合から成るスロット集合体を構成するデータ毎に行われる。各フレームは 48 個のスロットから構成されるため、スロット集合体は 48 個存在する。この 48 個のスロット集合体を構成するデータを、各スロット集合体を構成するデータ毎にデインターリーブするために、送信機 100 において、インターリーブされた、1 つのスーパーフレームを構成する複数のデータは、受信機 110 のメモリ 110a に順次書き込まれるときに、48 個のマトリックス構造に分けて配列される。このとき、1 個のマトリックス構造は、フレーム 1、フレーム 2、フレーム 3、…、フレーム 8 それぞれの同一番号のスロットの集合から成るスロット集合体を構成する複数のデータから構成され、48 個のマトリックス構造全体で見ると、各マトリックス構造は、それぞれ、スロット 1 集合体、…、スロット 48 集合体を構成するデータから構成される。マトリックス構造に配列された複数のデータをデインターリーブする方法は、48 個のマトリックス構造それぞれで全く同じであるため、以下では、8 個のフレーム 1、2、

3, ..., 8それぞれが有する48個のロット1, 2, 3, ..., 48のうちのロット1のみに着目し、各フレームのロット1の集合から成るロット1集合体を構成するデータがインターリーブされて受信機110に送信された後、どのようにして、そのインターリーブされたデータがデインターリーブされるかを、図4を参照しながら説明する。

【0062】

上述したように、送信機100において、ロット1の集合から成るロット1集合体を構成するデータは、インターリーブ方向に、フレーム1のロット1のデータ1__1から読出しが開始され、最後に、フレーム8のロット1のデータ8__203が読み出されて、ロット1集合体を構成するデータの読出しが終了する。このとき、読み出されたこれらデータは受信機110に送信され、受信機110に送信されてきたデータは、送信機100で読み出された順序で、その受信機110のメモリ110aに順次書き込まれる。このとき、これらデータは、図4に示すように、8行8列に並ぶ64個のブロック1, ブロック2, ブロック3, ..., ブロック64を有するマトリックス構造に配列される。各ブロックは26個のアドレスを有しており、1個のアドレスに対応する領域には、1byteのデータが1個書き込まれる。従って、1個のブロックには、最大26個のデータが書込可能である。各ブロックの上部に記載した数字がアドレスを示す。ロット1集合体の全データは、このマトリックス構造に配列される。

【0063】

ロット1集合体の全データをマトリックス構造に配列するにあたっては、先ず、行方向Lに並ぶ第1行のブロック1~ブロック8にデータが書き込まれる。第1行のブロック1~ブロック8にデータを書き込むにあたっては、各ブロックの先頭のアドレス0、26、52、...、156、182に対応する領域それぞれに、送信機100からインターリーブ方向に読み出されて順次送られてきたデータ1__1、データ2__1、データ3__1、...、データ7__1、データ8__1が行方向Lに順次書き込まれる。尚、先に示した図2には、各データを横書きの符号で表したが、図4では、紙面の都合上、各データを縦書きの符号で表す。また、3桁もしくは4桁で表されるアドレスの番号についても、紙面の都合上、縦書き

で表す。

【0064】

アドレス182に対応する領域にデータ8__1が書き込まれたら、今度は、各ブロック1～ブロック8の2番目のアドレス1、27、53、…、157、183に対応する領域それぞれに、送信機100からインターリーブ方向に読み出されて新たに送られてきたデータ1__2、データ2__2、データ3__2、…、データ7__2、データ8__2が行方向Lに順次書き込まれる。以下、同様にして、ブロック1～ブロック8のn番目のアドレスに対応する領域に、送信機100から新たに送られてきたデータ1__n、データ2__n、データ3__n、…、データ7__n、データ8__nが行方向Lに順次書き込まれ、最後に、ブロック1～ブロック8の最後のアドレス25、51、77、…、181、207に対応する領域にデータ1__26、データ2__26、データ3__26、…、データ7__26、データ8__26が行方向Lに従って順次書き込まれる。このようにして、ブロック1～ブロック8にデータが書き込まれる。各ブロックそれぞれを独立して見ると、各ブロック1～8に書き込まれた26個のデータは、送信機において、図2に示すフレーム1、…、フレーム8それぞれのスロット1を構成する203個のデータのうちの、先頭からx方向に連続して並ぶ26個のデータである。

【0065】

ブロック1～ブロック8にデータが書き込まれたら、次に、行方向Lに並ぶ第2行のブロック9～ブロック16にデータが書き込まれる。これらブロックへのデータの書込みも、ブロック1～ブロック8へのデータの書込みと同様に、各ブロック9～ブロック16の先頭のアドレス208、…、390に対応する領域それぞれに、送信機100からインターリーブ方向に読み出されて新たに送られてきたデータ1__27、…、データ8__27が行方向Lに従って順次書き込まれ、アドレス390に対応する領域にデータ8__27が書き込まれたら、今度は、各ブロックの2番目のアドレス209、…、391に対応する領域それぞれに、データ1__28、…、データ8__28が行方向Lに従って順次書き込まれ、最後に、各ブロックの最後のアドレス233、…、415に対応する領域にデータ1__52、…、データ8__52が行方向Lに従って順次書き込まれ、ブロック9～ブ

ブロック 1 6 へのデータの書込みが終了する。ブロック 9 ~ ブロック 1 6 へのデータの書込みが終了したら、以下、同様にして、行方向 L に並ぶ第 3 行のブロック (図示省略) へのデータの書込み、…、第 7 行のブロック 4 9 ~ ブロック 5 6 へのデータの書込みが、行方向 L に並ぶブロック毎に行われる。

【 0 0 6 6 】

ブロック 4 9 ~ ブロック 5 6 へのデータの書込みが終了したら、今度は、第 8 行のブロック 5 7 ~ ブロック 6 4 へのデータの書込みが行われる。ブロック 5 7 ~ ブロック 6 4 へのデータの書込みにあたっては、各ブロック 5 7 ~ 6 4 の先頭のアドレス 1 4 5 6、…、1 6 3 8 に対応する領域それぞれに、データ 1 __ 1 8 3、…、データ 8 __ 1 8 3 が行方向 L に従って順次書き込まれる。以下、各ブロック 5 7 ~ 6 4 の 2 番目、3 番目、…のアドレスに対応する領域に、行方向 L に従ってデータが書き込まれ、各ブロック 5 7 ~ 6 4 の先頭から 2 1 番目のアドレス 1 4 7 6、…、1 6 5 8 に到達すると、そのアドレス 1 4 7 6、…、1 6 5 8 に対応する領域には、データ 1 __ 2 0 3、…、データ 8 __ 2 0 3 が行方向 L に従って順次書き込まれる。上述したように、送信機 1 0 0 では、スロット 1 集合体を構成するデータの読出しは、データ 1 __ 1 からインターリーブ方向に開始され、最後にデータ 8 __ 2 0 3 が読み出されて終了する。従って、ブロック 6 4 のアドレス 1 6 5 8 に対応する領域にデータ 8 __ 2 0 3 が書き込まれると、スロット 1 集合体のデータ全ての書込みが終了する。これにより、図 4 に示すように、データ 1 __ 2 0 3、…、データ 8 __ 2 0 3 はマトリックス状に書き込まれる。

【 0 0 6 7 】

尚、各ブロックは、上述したように、最大 2 6 個のデータが書込可能であり、スロット 1 集合体は $203 \times 8 = 1624$ 個のデータから構成される。従って、スロット 1 集合体を構成するデータを、上記のように行方向 L に順次書き込むと、8 行 8 列に並ぶ 6 4 個のブロック 1 ~ ブロック 6 4 のうちの、第 1 行 ~ 第 7 行の 5 6 個のブロック 1 ~ ブロック 5 6 には、スロット 1 集合体を構成する 1 6 2 4 個のデータのうち、 $26 (= 1 \text{ 個のブロックに書き込まれるデータの数}) \times 7 (= \text{第 1 行} \sim \text{第 7 行の 5 6 個のブロック 1} \sim \text{ブロック 5 6 のうち、列方向 R に並ぶブロックの数}) \times 8 (= \text{第 1 行} \sim \text{第 7 行の 5 6 個のブロック 1} \sim \text{ブロック 5 6})$

のうち、行方向Lに並ぶブロックの数) = 1 4 5 6 個のデータが書き込まれる。従って、第8行のブロック5 7～ブロック6 4には、残りの1 6 8 (= 1 6 2 4 - 1 4 5 6) 個のデータが書き込まれることになる。各ブロックには、2 6 個のデータが書込可能であるため、第8行のブロック5 7～ブロック6 4に、上記のように行方向Lにデータを書き込むと、第8行のブロック5 7～ブロック6 4それぞれに2 1 (= 1 6 8 / 8) 個のデータが書き込まれた時点で、残りの1 6 8 個のデータの書込みが終了し、スロット1集合体を構成するデータが全て書き込まれたことになる。従って、第1行～第7行の5 6 個のブロック1～ブロック5 6それぞれは、2 6 個のアドレスに対応する領域全てにデータが書き込まれるが、一方、第8行のブロック5 7～ブロック6 4は、2 6 個のアドレスに対応する領域のうち、2 1 個のアドレスに対応する領域にのみデータが書き込まれ、残りの5 個のアドレスに対応する領域にはデータが書き込まれないことになる。

【0 0 6 8】

第8行のブロック5 7～ブロック6 4へのデータの書込みが終了したら、今度は、ブロック1～ブロック6 4に書き込まれたデータが読み出される。

【0 0 6 9】

データの読出しにあたっては、まず、列方向Rに並ぶ第1列のブロック1、ブロック9、…、ブロック4 9、ブロック5 7に書き込まれたデータが順次読み出される。これらブロック1、ブロック9、…、ブロック4 9、ブロック5 7からのデータの読出しにあたっては、ブロック1の各アドレス0～2 5が、先頭のアドレス0から1つずつインクリメントしながら順次指定され、アドレス0、1、2、…、2 5に対応する領域に書き込まれたデータ1__1、データ1__2、データ1__3、…、データ1__2 6が読み出される。以下、同様にして、ブロック9、…、ブロック5 7に書き込まれたデータが、ブロック9、…、ブロック5 7の順序で、指定するアドレスをインクリメントすることにより順次読み出される。このようにして、列方向Rにデータを順次読み出すことにより、ブロック1、ブロック9、…、ブロック4 9、ブロック5 7に書き込まれたデータがデインターリーブされ、データ1__1～データ1__2 0 3が連続して読み出される。従って、送信機1 0 0でインターリーブされて受信機1 1 0に送信されたデータは行方

向Lに順次書き込まれるが、この行方向Lに書き込まれたデータを列方向Rに順次読み出すことにより、図2に示すフレーム1の-slot 1を構成するデータ1__1～データ1__203がデインターリーブされて読み出される。

【0070】

ブロック1、ブロック9、…、ブロック49、ブロック57に書き込まれたデータを読み出したら、次に、第2列のブロック2、ブロック10、…、ブロック58に書き込まれたデータを読み出す。これらブロック2、ブロック10、…、ブロック58のデータの読み出しにあたっては、ブロック2のアドレスを、先頭のアドレス26から1つずつインクリメントしながら順次指定して、アドレス26、27、28、…、51に対応する領域に書き込まれたデータ2__1、データ2__2、データ2__3、…、データ2__26が読み出される。アドレス51に対応する領域のデータ2__26が読み出されたら、以下、同様にして、ブロック10、…、58に書き込まれたデータが、指定するアドレスをインクリメントすることにより順次読み出される。このようにして、列方向Rにデータを順次読み出すことにより、図2に示すフレーム2の-slot 1を構成するデータ2__1～データ2__203がデインターリーブされて読み出される。

【0071】

第2列のデータ2__1～データ2__203が読み出されたら、以下、同様にして、列方向Rに並ぶ第3列、…、第8列のブロックに書き込まれたデータを、列方向Rに順次読み出すことにより、データ3__1～データ3__203（図示せず）、…、データ8__1～データ8__203がデインターリーブされて読み出される。

【0072】

上記のようにして、受信機110のメモリ110aに行方向Lに書き込んだデータを列方向Rに読み出すことにより、送信機100のメモリ100aから受信機110にインターリーブされて送信された、スーパーフレーム1を構成するデータが、受信機110でデインターリーブされる。本実施形態では、送信機100からスーパーフレーム1を構成するデータが受信機110に送信されたら、次に、スーパーフレーム1を構成するデータの読出し手順と同じ手順で、もう一方

のスーパーフレーム 2 を構成するデータが読み出されて受信機 110 に送信される。

【0073】

ところで、図 4 に示すマトリックスに書き込まれた、スーパーフレーム 1 についてのデータは、上述したように、ブロック 1 から列方向 R に順次読み出されることによりデインターリーブされる。従って、第 1 列のブロック 1、9、…、49、57 に書き込まれたデータ 1__1 ～ データ 1__203 が読み出されたら、第 8 列のブロック 8、16、…、56、64 を構成するデータの読出しが終了する前に、その第 1 列のブロック 1、9、…、49、57 に、新たにデータを書き込むことができる。本実施形態では、第 1 列のブロック 1、9、…、49、57 に書き込まれたデータ 1__1 ～ データ 1__203 が読み出されたら、第 2 列のブロック 2、10、…、58 を構成するデータの読出しを開始すると同時に、その第 1 列のブロック 1、9、…、49、57 に、もう一方のスーパーフレーム 2 を構成する 203 byte 分のデータの書込みを行っている。

【0074】

図 5 は、もう一方のスーパーフレーム 2 を構成する 203 byte 分のデータが、ブロック 1、ブロック 9、…、ブロック 49、ブロック 57 に書き込まれた様子を示す概念図である。

【0075】

第 1 列のブロック 1、ブロック 9、…、ブロック 49、ブロック 57 に、もう一方のスーパーフレーム 2 を構成する 203 byte 分のデータを書き込むにあたっては、各ブロックの先頭のアドレス 0、208、…、1248、1456 に対応する領域それぞれに、データ 1__1、データ 2__1、データ 3__1、…、データ 7__1、データ 8__1 が順次列方向 R に書き込まれる。

【0076】

アドレス 1456 に対応する領域にデータ 8__1 が書き込まれたら、今度は、各ブロック 1、ブロック 9、…、ブロック 49、ブロック 57 の 2 番目のアドレス 1、209、…、1249、1457 に対応する領域それぞれに、データ 1__2、データ 2__2、…、データ 7__2、データ 8__2 が順次列方向 R に書き込ま

れる。以下、同様にして、各ブロック 1、ブロック 9、…、ブロック 4 9、ブロック 5 7 の n 番目のアドレスに対応する領域にデータ 1__ n 、データ 2__ n 、データ 3__ n 、…、データ 7__ n 、データ 8__ n が順次列方向 R に書き込まれ、最後に、各ブロック 1、ブロック 9、…、ブロック 4 9、ブロック 5 7 の最後のアドレス 2 5、2 3 3、…、1 2 7 3、1 4 8 1 に対応する領域にデータ 1__2 6、データ 2__2 6、…、データ 7__2 6、データ 8__2 6 が順次列方向 R に書き込まれる。このようにして、ブロック 1、ブロック 9、…、ブロック 4 9、ブロック 5 7 にデータが書き込まれる。

【0 0 7 7】

ブロック 1、ブロック 9、…、ブロック 4 9、ブロック 5 7 にデータが書き込まれている間、第 2 列のブロック 2、ブロック 1 0、…、ブロック 5 8 では、既に書き込まれているスーパーフレーム 1 についてのデータが、上述した手順で順次読み出される。以下、同様にして、第 n 列のブロックに書き込まれたスーパーフレーム 1 についてのデータが、列方向 R に順次読み出された直後に、その第 n 列のブロックに、スーパーフレーム 2 についてのデータが列方向 R に順次書き込まれる。

【0 0 7 8】

従って、第 8 列のブロックに書き込まれた、スーパーフレーム 1 についてのデータが読み出された直後に、その第 8 列のブロックにスーパーフレーム 2 のデータが書き込まれる。これにより、スーパーフレーム 2 を構成するスロット 1 集合体全てのデータの書込みが終了する。

【0 0 7 9】

図 6 は、スーパーフレーム 2 を構成するスロット 1 集合体全てのデータが書き込まれた様子を示す概念図である。

【0 0 8 0】

上述したように、各ブロックは最大 2 6 個のデータが書込可能であり、また、スロット 1 集合体は $2 0 3 \times 8 = 1 6 2 4$ 個のデータから構成される。従って、スロット 1 集合体を構成するデータを、上記のように列方向 R に順次書き込むと、8 行 8 列に並ぶ 6 4 個のブロックのうちの、第 1 列～第 7 列の 5 6 個のブロッ

クには、スロット1集合体を構成する1624個のデータのうち、26(=1個のブロックに書き込まれるデータの数)×7(=第1列~第7列の56個のブロックのうち、行方向Lに並ぶブロックの数)×8(=第1列~第7列の56個のブロックのうち、列方向Rに並ぶブロックの数)=1456個のデータが書き込まれる。従って、第8列のブロック8、ブロック16、…、ブロック56、ブロック64には、残りの168(=1624-1456)個のデータが書き込まれることになる。各ブロックには、26個のデータが書込可能であるため、第8列のブロック8、ブロック16、…、ブロック56、ブロック64に、上記のように列方向Rにデータを書き込むと、第8列のブロック8、ブロック16、…、ブロック56、ブロック64それぞれに21(=168/8)個のデータが書き込まれた時点で、残りの168個のデータの書込みが終了し、スロット1集合体を構成するデータが全て書き込まれたことになる。従って、第1列~第7列の56個のブロックそれぞれは、26個のアドレスに対応する領域全てにデータが書き込まれるが、一方、第8列のブロック8、ブロック16、…、ブロック56、ブロック64は、26個のアドレスに対応する領域のうち、21個のアドレスに対応する領域にのみデータが書き込まれ、残りの5個のアドレスに対応する領域にはデータが書き込まれないことになる。

【0081】

ところで、スーパーフレーム1についてのデータは、図4を参照しながら説明したように、行方向Lに書き込まれて列方向Rに読み出されることによりデインターリーブされるが、図6に示すスーパーフレーム2についてのデータは、スーパーフレーム1とは反対に、列方向Rに書き込まれて行方向Lに読み出されることによりデインターリーブされる。

【0082】

具体的には、スーパーフレーム2のデータが、図5、図6を参照しながら説明したようにして列方向Rに書き込まれた後、第1行のブロック1、ブロック2、ブロック3、…、ブロック7、ブロック8のデータが行方向Lに読み出されることにより、データ1__1~データ1__203が順次読み出される。以下、同様に、行方向Lへのデータの読出しを、第2行~第8行のブロックについて順次

行うことにより、スーパーフレーム 2 のデータが全てデインターリーブされて読み出される。このとき、第 n 行のブロックに書き込まれたデータが読み出された直後に、送信機 100 で新たに構成されたスーパーフレーム 1 のデータが、図 2、図 3 を参照しながら説明した手順に従ってインターリーブされ、そのインターリーブされたデータが、その第 n 行のブロックに、図 4 を参照しながら説明した手順に従って行方向 L に順次書き込まれる。従って、第 8 列のブロックに書き込まれたスーパーフレーム 2 についてのデータが読み出された直後に、その第 8 列のブロックに、新たなスーパーフレーム 1 のデータが行方向 L に順次書き込まれ、新たなスーパーフレーム 1 を構成するデータ全ての書き込みが終了する。以下、図 4 ～図 6 を参照しながら説明した手順で、データの読出方向及び書込方向を、行方向 L 及び列方向 R に交互に変えながら、送信機 100 でインターリーブされたデータが、受信機 110 で次々にデインターリーブされる。

【0083】

メモリ駆動装置 110b は、上述したように、送信機 100 でインターリーブされ受信機 110 に送られてきた新たなデータをメモリ 110a に書き込むにあたっては、メモリ 110a に現在書き込まれているデータを行方向 L に読み出す場合、行方向 L に並ぶ 8 個のブロックのデータを読み出す毎に、新たなデータを、そのデータが読み出された直後の 8 個のブロックに行方向 L に書き込み、一方、メモリ 110a に現在書き込まれているデータを列方向 R に読み出す場合、列方向 R に並ぶ 8 個のブロックのデータを読み出す毎に、新たなデータを、そのデータが読み出された直後の 8 個のブロックに列方向 R に書き込んでいる。

【0084】

ところで、従来では、上述したように、送信機でインターリーブされた複数のデータが、次々に受信機のメモリに書き込めるように、受信機のメモリとして、現在データの読出しが行われている領域に加えて、新たなデータが書き込める分の領域が確保された、容量の大きいメモリを用いる必要である。これに対し、上記の第 1 の送受信システムでは、データの読出方向及び書込方向を、行方向 L 及び列方向 R に交互に変えながら、送信機 100 でインターリーブされたデータを、受信機 110 で次々にデインターリーブしている。従って、受信機のメモリの

、データの読出しが行われた直後の領域に、新たなデータをすぐ書き込むことができる。従って、本実施形態では、メモリ 1 1 0 a に、データの読出しが現在行われている領域とは別に、従来では必要な新たなデータが書き込まれる分の領域を確保することは不要であり、従来と比較して、メモリの容量を小さくすることができ、低コストでデータの並べかえを行うことができる。例えば、従来では、送信機から送信されたデータをデインターリーブするために、メモリの容量として、上述したように、2つのスーパーフレーム分のデータが書き込めるだけの容量、つまり、約 1. 2 5 M b i t の容量が必要である。これに対し、本実施形態では、スロット 1 集合体のデータは、1 b y t e (= 8 b i t) のデータが最大 2 6 個書き込まれる 1 個のブロックが 8 行 8 列に並べられたマトリックス構造に配列されることから、スロット 1 集合体のデータをデインターリーブするのに必要なメモリ 1 1 0 a の容量は、 $8 (= 1 \text{ 個のデータの b i t 数}) \times 2 6 (= 1 \text{ 個のブロックに最大限書き込めるデータの数}) \times 6 4 (= 1 \text{ 個のマトリックス構造が有するブロックの数}) = 1 3 3 1 2 \text{ b i t}$ である。本実施形態では、このマトリックス構造が 4 8 個構成されることから、メモリ 1 1 0 a に必要な容量は、 $1 3 3 1 2 \times 4 8 = 6 3 8 9 7 6 \text{ b i t}$ 、つまり、約 0. 6 4 M b i t である。従って、本実施形態では、従来と比較して、メモリ 1 1 0 a の容量が約半分で済むことがわかる。

【0 0 8 5】

尚、本実施形態では、現在書き込まれているデータの次に書き込まれるデータの書込方向は、現在書き込まれているデータの読出方向と一致しているが、次に書き込まれるデータの書込方向を、現在書き込まれているデータの読出方向と反対方向にしてもよい。具体的には、本実施形態では、現在書き込まれているデータが行方向 L に読み出された場合、次のデータは行方向 L に書き込まれているが、行方向 L とは反対方向の行方向 L' (図 4 参照) に書き込んでもよい。同様に考えて、現在書き込まれているデータが列方向 R に読み出された場合、次のデータは列方向 R とは反対方向の列方向 R' に書き込んでもよい。

【0 0 8 6】

図 7 ～ 図 1 3 は、本発明のデータ書込方法の第 2 実施形態を採用したデータ処

理方法を実行する送受信システム（以下、第 2 の送受信システムと呼ぶ）を用いて、複数のデータをインターリーブし、そのインターリーブされた複数のデータをデインターリーブする様子を説明する図である。

【 0 0 8 7 】

尚、第 2 の送受信システムと、先に説明した第 1 の送受信システムとの違いは、受信機の構成だけであるため、第 2 の送受信システムの構成を説明するにあたっては、受信機の構成のみについて説明する。

【 0 0 8 8 】

図 7 は、その第 2 の送受信システムにおける受信機を示す概略図である。

【 0 0 8 9 】

受信機 5 0 は送信機 1 0 0（図 1 参照）から送信されたデータが書き込まれるメモリ 5 1 を有している。また、この受信機 5 0 はメモリ駆動装置（本発明のメモリ駆動装置の第 2 実施形態）5 2 を有しており、そのメモリ駆動装置 5 2 は送信機 1 0 0 から送信されたデータをメモリ（本発明のメモリの第 2 実施形態）5 1 に順次書き込んでマトリックス構造に配列するとともに、そのマトリックス構造に配列されたデータをデインターリーブしながら読み出す装置である。このメモリ駆動装置 5 2 により、メモリ 5 1 に書き込まれるデータは、後述する図 1 1 に示すように、8 行 8 列に並ぶ 6 4 個のブロック 1, 2, 3, ..., 6 4 を有するマトリックス構造に配列される。各ブロックは 4 個のアドレスを有している。各ブロックの、1 個のアドレスに対応する領域には、1 b y t e のデータが 7 個書き込まれる。従って、1 個のブロックには、最大、4（= 1 個のブロックが有するアドレスの数）× 7（1 個のアドレスに対応する領域に書き込まれるデータの数）= 2 8 個のデータが書込可能である。

【 0 0 9 0 】

尚、メモリ駆動装置 5 2 は、メモリ 5 1 の、1 個のアドレスに対応する領域に 7 個のデータを書き込むときには、それら 7 個のデータを、対応する領域に同時に書き込んでいる。メモリ駆動装置 5 2 は、1 個のアドレスに対応する領域に 7 個のデータを同時に書き込むために、送信機 1 0 0 から送信されたデータを、メモリ 5 1 に書き込む前に一旦バッファ 5 2 a に書き込み、そのバッファ 5 2 a に

書き込まれたデータを読み出して、メモリ 5 1 の、1 個のアドレスに対応する領域に、7 個のデータを同時に書き込んでいる。

【0 0 9 1】

図 8 ～ 図 1 0 は、そのバッファ 5 2 a にデータを書き込み、その書き込まれたデータを読み出すときの概念図である。

【0 0 9 2】

図 2 に示す各フレームのスロット 1 の集合から成るスロット 1 集合体のデータ 1 __ 1、…、データ 8 __ 2 0 3 がインターリーブ方向に読み出されると、それらデータ 1 __ 1、…、データ 8 __ 2 0 3 は、送信機 1 0 0 で読み出された順に、一旦バッファ 5 2 a（図 7 参照）に書き込まれる。このバッファ 5 2 a は、6 4 個のアドレスを有しており、1 個のアドレスに対応する領域に 1 b y t e のデータが 1 個書き込まれる。そのバッファ 5 2 a にデータ 1 __ 1、…、データ 8 __ 2 0 3 を書き込むにあたっては、送信機 1 0 0 から送信されてきたデータが、図 8 に示すように、データ 1 __ 1 から行方向 L に順次書き込まれ、行方向 L に並ぶ第 1 行のアドレス 0 ～ アドレス 7 に対応する領域それぞれに、データ 1 __ 1、データ 2 __ 1、データ 3 __ 1、…、データ 7 __ 1、データ 8 __ 1 が行方向 L に順次書き込まれる。アドレス 7 に対応する領域にデータ 8 __ 1 が書き込まれたら、今度は、第 2 行のアドレス 8、9、1 0、…、1 4、1 5 に対応する領域それぞれに、データ 1 __ 2、データ 2 __ 2、データ 3 __ 2、…、データ 7 __ 2、データ 8 __ 2 が行方向 L に順次書き込まれる。以下、同様にして、行方向 L に並ぶアドレスに対応する領域にデータ 1 __ n、データ 2 __ n、データ 3 __ n、…、データ 8 __ n が行方向 L に順次書き込まれる。第 7 行のアドレス 4 8、4 9、5 0、…、5 4、5 5 に対応する領域にデータ 1 __ 7、データ 2 __ 7、データ 3 __ 7、…、データ 7 __ 7、データ 8 __ 7 を順次書き込んだら、アドレス 5 6、5 7、5 8、…、6 2、6 3 に対応する領域にはデータを書き込まずに、アドレス 0 ～ アドレス 5 5 に対応する領域に書き込まれたデータの読出しを開始する。このように、データが行方向 L に書き込まれる場合、データは、第 8 行のアドレスに対応する領域には書き込まれずに、第 1 行～第 7 行のアドレスに対応する領域にのみ書き込まれ、その後、それら書き込まれたデータの読出しが行われる。

【0093】

データの読出しにあたっては、先ず、列方向Rに並ぶ第1列のアドレス0、アドレス8、…、アドレス48に対応する領域に書き込まれたデータ1__1、データ1__2、…、データ1__7が読み出され、メモリ51に送信される。つまり、7個のデータを1つのデータ群として、この1つのデータ群がメモリ51に同時に送信される。列方向Rに読み出されることにより、これら7個のデータは、並べかえられてメモリ51に送信される。

【0094】

第1列のアドレス0、アドレス8、…、アドレス48に対応する領域に書き込まれた7個のデータ1__1、データ1__2、…、データ1__7からなるデータ群が読み出されたら、その直後に、第2列のアドレス1、アドレス9、…、アドレス49に対応する領域に書き込まれた7個のデータ2__1、データ2__2、…、データ2__7からなるデータ群を読み出すと同時に、その第1列のアドレス0、アドレス8、…、アドレス48、アドレス56に対応する領域に、送信機100から新たに送信されたデータ1__8、データ2__8、…、データ7__8、データ8__8が書き込まれる。

【0095】

図9は、第1列のアドレス0、アドレス8、…、アドレス56に対応する領域に、新たなデータが書き込まれた様子を示す概念図である。

【0096】

図9に示すように、列方向Rにデータが書き込まれる場合、第8行のアドレスに対応する領域にもデータが書き込まれる。

【0097】

以下、第2列のアドレスに対応する領域の7個のデータ2__1～データ2__7からなるデータ群、…、第8列のアドレスに対応する領域の7個のデータ8__1～データ8__7からなるデータ群が、各データ群毎に順次読み出される。このように、列方向Rに読み出されることにより、7個のデータから成る各データ群は、並べかえられてメモリ51に送信される。このとき、第n列のアドレスに対応する領域に書き込まれたデータが読み出された直後に、その第n列のアドレスに

対応する領域に、送信機 100 から送信されてきた新たなデータが列方向 R に順次書き込まれる。

【0098】

図 10 は、第 8 列のアドレスに対応する領域に書き込まれた 7 個のデータ 8__1 ~ データ 8__7 が読み出された直後の様子を示す概念図である。

【0099】

列方向 R にデータを書き込む場合、データは、図 10 に示すように、第 8 列のアドレスに対応する領域には書き込まれず、第 1 列 ~ 第 7 列のアドレスに対応する領域にのみ書き込まれる。この図 10 と、先に示した図 8 とを比較すると、図 10 には、新たなデータ 1__8、…、データ 8__14 が書き込まれていることがわかる。図 10 に示すように、新たなデータが書き込まれたら、今度はこれらデータが行方向 L に読み出され、第 1 行の 7 個のデータ 1__8 ~ データ 1__14 からなるデータ群、…、第 8 行の 7 個のデータ 8__8 ~ データ 8__14 からなるデータ群が、各データ群毎に順次メモリ 51 に送信される。これにより、バッファ 52a に先に書き込まれたデータが順次読み出されながら、そのバッファ 52a に新たなデータが順次書き込まれる。

【0100】

以下、バッファ 52a では、データの書込方向及び読出方向それぞれが、図 8 ~ 図 10 を参照しながら説明したように、行方向及び列方向に交互に変更されながら、データの書込み及び読出しが行われる。バッファ 52a から読み出されたデータは順次メモリ 51 に送信される。このとき、バッファ 52a に書き込まれるデータが行方向 L に書き込まれる場合、データは、第 8 行のアドレスに対応する領域には書き込まれずに、第 1 行 ~ 第 7 行のアドレスに対応する領域にのみ書き込まれ、一方、データが列方向 R に書き込まれる場合、データは、第 8 列のアドレスに対応する領域には書き込まれず、第 1 列 ~ 第 7 列のアドレスに対応する領域にのみ書き込まれる。このようにデータを書き込むことにより、書き込まれたデータを行方向 L 若しくは列方向 R に読み出したときに、メモリ 51 へのデータの送信は、7 個のデータ毎に行われることになる。尚、バッファ 52a へのデータの書込み、読出しは、図 8 ~ 図 10 を参照しながら説明したように、データ

の書込方向及び読出方向を、行方向及び列方向に交互に変更しながら行われている。従って、このバッファ 5 2 a が、6 4 個のアドレスに対応する領域分（つまり、6 4 b y t e = 5 1 2 b i t 分）の容量を有していれば、バッファ 5 2 a に書き込まれたデータを読み出しながら、新たなデータを順次書き込むことができる。

【0 1 0 1】

一方、メモリ 5 1 には、バッファ 5 2 a から送信されてきた、一旦並べかえられた 7 個のデータからなる各データ群が、図 1 1 に示すように、マトリックス構造に順次書き込まれる。このとき、メモリ 5 1 に送信されてきた各データ群は、バッファ 5 2 a で読み出された順序で、そのメモリ 5 1 に順次書き込まれる。各データ群を、図 1 1 に示すようにマトリックス構造に配列するにあたっては、先ず、行方向 L に並ぶ第 1 行のブロック 1、ブロック 2、…、ブロック 8 にデータが書き込まれる。第 1 行のブロック 1、ブロック 2、…、ブロック 8 にデータを書き込むにあたっては、各ブロック 1、ブロック 2、…、ブロック 8 の先頭のアドレス 0、アドレス 4、…、アドレス 2 8 に対応する領域それぞれに、7 個のデータ 1 __ 1 ~ データ 1 __ 7 からなるデータ群、7 個のデータ 2 __ 1 ~ データ 2 __ 7 からなるデータ群、…、7 個のデータ 8 __ 1 ~ データ 8 __ 7 からなるデータ群が行方向 L に順次書き込まれる。

【0 1 0 2】

アドレス 2 8 に対応する領域に 7 個のデータ 8 __ 1 ~ データ 8 __ 7 からなるデータ群が書き込まれたら、今度は、各ブロック 1、ブロック 2、…、ブロック 8 の 2 番目のアドレス 1、アドレス 5、…、アドレス 2 9 に対応する領域それぞれに、7 個のデータ 1 __ 8 ~ データ 1 __ 1 4 からなるデータ群、7 個のデータ 2 __ 8 ~ データ 2 __ 1 4 からなるデータ群、…、7 個のデータ 8 __ 8 ~ データ 8 __ 1 4 からなるデータ群が行方向 L に順次書き込まれる。以下、同様にして、各ブロック 1、ブロック 2、…、ブロック 8 の 3 番目のアドレス 2、アドレス 6、…、アドレス 3 0 に対応する領域それぞれに、7 個のデータからなるデータ群が書き込まれ、最後に、各ブロック 1、ブロック 2、…、ブロック 8 の 4 番目のアドレス 3、アドレス 7、…、アドレス 3 1 に対応する領域それぞれに、7 個のデータ

1__22～データ1__28からなるデータ群、7個のデータ2__22～データ2__28からなるデータ群、…、7個のデータ8__22～データ8__28からなるデータ群が行方向Lに順次書き込まれる。このようにして、各ブロック1、ブロック2、…、ブロック8それぞれに28個のデータが書き込まれる。各ブロックそれぞれを独立して見ると、各ブロック1～8に書き込まれた28個のデータは、送信機100において、図2に示すフレーム1、…フレーム8それぞれのスロット1を構成する203個のデータのうちの、先頭からx方向に連続して並ぶ28個のデータである。

【0103】

ブロック1～ブロック8にデータが書き込まれたら、さらに、バッファ52aから新たなデータが順次送信され、以下同様にして、第2行のブロック（図示省略）へのデータの書込み、…、第7行のブロック49～ブロック56へのデータの書込みが、行方向Lに並ぶブロック毎に行われる。第7行のブロック49、…、ブロック56には、それぞれ、データ1__169～データ1__196、…、データ8__169～データ8__196が書き込まれる。

【0104】

ブロック49～ブロック56へのデータの書込みが終了したら、今度は、第8行のブロック57～ブロック64へのデータの書込みが行われる。ブロック57～ブロック64へのデータの書込みにあたっては、各ブロック57～64の先頭のアドレス224、…、252に対応する領域それぞれに、7個のデータ1__197～データ1__203からなるデータ群、…、7個のデータ8__197～データ8__203からなるデータ群が行方向Lに順次書き込まれる。上述したように、送信機100では、各フレームのスロット1の集合から成るスロット1集合体を構成するデータの読出しは、データ1__1からインターリーブ方向に開始され、最後にデータ8__203が読み出されて終了する。従って、ブロック64のアドレス252に対応する領域に7個のデータ8__197～データ8__203からなるデータ群が書き込まれると、スロット1集合体のデータ全ての書込みが終了する。これにより、図11に示すように、データ1__203、…、データ8__203はマトリックス状に書き込まれる。

【0 1 0 5】

尚、各ブロックは、上述したように、最大 2 8 個のデータが書込可能であり、スロット 1 集合体は $2 0 3 \times 8 = 1 6 2 4$ 個のデータから構成される。従って、スロット 1 集合体を構成するデータを、上記のように行方向 L に順次書き込むと、8 行 8 列に並ぶ 6 4 個のブロック 1 ～ ブロック 6 4 のうちの、第 1 行～第 7 行の 5 6 個のブロック 1 ～ ブロック 5 6 には、スロット 1 集合体を構成する 1 6 2 4 個のデータのうち、 $2 8 (= 1 \text{ 個のブロックに書き込まれるデータの数}) \times 7 (= \text{第 1 行～第 7 行の 5 6 個のブロック 1 ～ ブロック 5 6 のうち、列方向 R に並ぶブロックの数}) \times 8 (= \text{第 1 行～第 7 行の 5 6 個のブロック 1 ～ ブロック 5 6 のうち、行方向 L に並ぶブロックの数}) = 1 5 6 8$ 個のデータが書き込まれる。従って、第 8 行のブロック 5 7 ～ ブロック 6 4 には、残りの 5 6 $(= 1 6 2 4 - 1 5 6 8)$ 個のデータが書き込まれることになる。各ブロックには、2 8 個のデータが書込可能であるため、第 8 行のブロック 5 7 ～ ブロック 6 4 に、上記のように行方向 L にデータを書き込むと、第 8 行のブロック 5 7 ～ ブロック 6 4 それぞれの先頭のアドレスに対応する領域に、7 個のデータが書き込まれた時点で、残りの 5 6 個のデータの書込みが終了し、スロット 1 集合体を構成するデータが全て書き込まれたことになる。従って、第 1 行～第 7 行の 5 6 個のブロック 1 ～ ブロック 5 6 それぞれは、4 個のアドレスに対応する領域全てにデータが書き込まれるが、一方、第 8 行のブロック 5 7 ～ ブロック 6 4 は、4 個のアドレスに対応する領域のうち、1 個のアドレスに対応する領域にのみデータが書き込まれ、残りの 3 個のアドレスに対応する領域にはデータが書き込まれないことになる。

【0 1 0 6】

第 8 行のブロック 5 7 ～ ブロック 6 4 へのデータの書込みが終了したら、今度は、ブロック 1 ～ ブロック 6 4 に書き込まれたデータが読み出される。

【0 1 0 7】

データの読出しにあたっては、先ず、列方向 R に並ぶ第 1 列のブロック 1、…、ブロック 4 9、ブロック 5 7 に書き込まれたデータが順次読み出される。これらブロック 1、…、ブロック 4 9、ブロック 5 7 からのデータの読出しにあたっては、ブロック 1 の各アドレス 0 ～ 3 が、先頭のアドレス 0 から 1 つづつインク

リメントしながら順次指定され、各アドレス 0、1、2、3 に対応する領域に書き込まれたデータ 1__1～データ 1__7、データ 1__8～データ 1__14、データ 1__15～データ 1__21、データ 1__22～データ 1__28 が順次読み出される。アドレス 3 に対応する領域の 7 個のデータ 1__22～データ 1__28 が読み出されたら、以下、同様にして、第 1 列に並ぶブロック 9（図示せず）、…、ブロック 49、ブロック 57 に書き込まれたデータが、アドレスをインクリメントすることにより順次読み出される。このようにして、列方向 R にデータを順次読み出すことにより、図 2 に示すフレーム 2 のスロット 1 を構成するデータ 1__1～データ 1__203 がデインターリーブされて読み出される。

【0108】

ブロック 1、…、ブロック 49、ブロック 57 に書き込まれたデータを読み出したら、次に、第 2 列のブロック 2、…、ブロック 58 に書き込まれたデータを読み出す。これらブロック 2、…、ブロック 58 のデータの読み出しにあたっては、ブロック 2 のアドレスを、先頭のアドレス 4 から 1 つずつインクリメントしながら順次指定して、各アドレス 4、5、6、7 に対応する領域に書き込まれたデータ 2__1～データ 2__7、データ 2__8～データ 2__14、データ 2__15～データ 2__21、データ 2__22～データ 2__28 が順次読み出される。アドレス 7 に対応する領域のデータ 2__22～データ 2__28 が読み出されたら、以下、同様にして、指定するアドレスをインクリメントすることにより、ブロック 10（図示せず）、…、ブロック 58 に書き込まれたデータが順次読み出される。このようにして、列方向 R にデータを順次読み出すことにより、図 2 に示すフレーム 2 のスロット 1 を構成するデータ 2__1～データ 2__203 がデインターリーブされて読み出される。

【0109】

第 2 列のデータ 2__1～データ 2__203 が読み出されたら、以下、同様にして、第 3 列、…、第 8 列のブロックに書き込まれたデータを、列方向 R に順次読み出すことにより、データ 3__1～データ 3__203（図示せず）、…、データ 8__1～データ 8__203 がデインターリーブされて読み出される。

【0110】

上記のようにして、行方向Lに書き込んだデータを列方向Rに読み出すことにより、送信機100のメモリ100a（図1参照）からインターリーブされて読み出され受信機50に送信された、スーパーフレーム1を構成するデータがデインターリーブされる。送信機100からスーパーフレーム1を構成するデータが受信機50に送信されたら、次に、スーパーフレーム1を構成するデータの読出し手順と同じ手順でもう1つのスーパーフレーム2を構成するデータが読み出されて受信機50に送信される。

【0111】

また、第2の送受信システムでは、第1列のブロック1、…、ブロック49、ブロック57に書き込まれたデータ1__1～データ1__203がデインターリーブされて読み出されたら、次に、上記のように、第2列のブロック2、…、ブロック58を構成するデータが読み出されるが、その第2列のブロック2、…、ブロック58を構成するデータの読出しと同時に、バッファ52aから、もう一方のスーパーフレーム2を構成する203byte分のデータが読み出され、その第1列のブロック1、…、ブロック49、ブロック57に書き込まれる。

【0112】

図12は、スーパーフレーム2を構成する203byte分のデータが、ブロック1、…、ブロック49、ブロック57に書き込まれた様子を示す概念図である。

【0113】

第1列のブロック1、…、ブロック49、ブロック57にスーパーフレーム2を構成する203byte分のデータを書き込むにあたっては、各ブロックの先頭のアドレス0、…、アドレス192、アドレス224に対応する領域それぞれに、7個のデータ1__1～データ1__7からなるデータ群、…、7個のデータ7__1～データ7__7からなるデータ群、7個のデータ8__1～データ8__7からなるデータ群が順次列方向Rに書き込まれる。

【0114】

アドレス224に対応する領域に7個のデータ8__1～データ8__7からなるデータ群が書き込まれたら、今度は、各ブロック1、…、ブロック49、ブロッ

ク 5 7 の 2 番目のアドレス 1、…、1 9 3、2 2 5 に対応する領域それぞれに、7 個のデータ 1 __ 8 ~ データ 1 __ 1 4 からなるデータ群、…、7 個のデータ 7 __ 8 ~ データ 7 __ 1 4 からなるデータ群、7 個のデータ 8 __ 8 ~ データ 8 __ 1 4 からなるデータ群が順次列方向 R に書き込まれる。以下、同様にして、各ブロック 1、…、ブロック 4 9、ブロック 5 7 の 3 番目のアドレスに対応する領域に 7 個のデータからなるデータ群が順次列方向 R に書き込まれ、最後に、各ブロック 1、…、ブロック 4 9、ブロック 5 7 の最後のアドレス 3、…、1 9 5、2 2 7 に対応する領域に、7 個のデータ 1 __ 2 2 ~ データ 1 __ 2 8 からなるデータ群、…、7 個のデータ 7 __ 2 2 ~ データ 7 __ 2 8 からなるデータ群、7 個のデータ 8 __ 2 2 ~ データ 8 __ 2 8 からなるデータ群が順次列方向 R に書き込まれる。このようにして、ブロック 1、…、ブロック 4 9、ブロック 5 7 にデータが書き込まれる。

【0 1 1 5】

ブロック 1、…、ブロック 4 9、ブロック 5 7 にデータが書き込まれている間、第 2 列のブロック 2、…、ブロック 5 8 では、既に書き込まれているスーパーフレーム 1 についてのデータが、上述した手順で順次読み出される。以下、同様にして、第 n 列のブロックに書き込まれたスーパーフレーム 1 についてのデータが列方向 R に順次読み出された直後に、その第 n 列のブロックに、もう一方のスーパーフレーム 2 についてのデータが列方向 R に順次書き込まれる。

【0 1 1 6】

従って、第 8 列のブロックに書き込まれたスーパーフレーム 1 についてのデータが読み出された直後に、その第 8 列のブロックにスーパーフレーム 2 のデータが書き込まれ、スーパーフレーム 2 のスロット 1 集合体を構成する全てのデータの書込みが終了する。

【0 1 1 7】

図 1 3 は、スーパーフレーム 2 のスロット 1 集合体を構成する全てのデータが書き込まれた様子を示す概念図である。

【0 1 1 8】

上述したように、各ブロックは、最大 2 8 個のデータが書込可能であり、また

、スロット 1 集合体は $203 \times 8 = 1624$ 個のデータから構成される。従って、スロット 1 集合体を構成するデータを、上記のように列方向 R に順次書き込むと、8 行 8 列に並ぶ 64 個のブロック 1 ~ ブロック 64 のうちの、第 1 列 ~ 第 7 列の 56 個のブロックには、スロット 1 集合体を構成する 1624 個のデータのうち、 $28 (= 1 \text{ 個のブロックに書き込まれるデータの数}) \times 7 (= \text{第 1 列} \sim \text{第 7 列の 56 個のブロックのうち、行方向 L に並ぶブロックの数}) \times 8 (= \text{第 1 列} \sim \text{第 7 列の 56 個のブロックのうち、列方向 R に並ぶブロックの数}) = 1568$ 個のデータが書き込まれる。従って、第 8 列のブロック 8、…、ブロック 56、ブロック 64 には、残りの 56 ($= 1624 - 1568$) 個のデータが書き込まれることになる。各ブロックには、28 個のデータが書込可能であるため、第 8 列のブロック 8、…、ブロック 56、ブロック 64 に、上記のように列方向 R にデータを書き込むと、第 8 列のブロック 8、…、ブロック 56、ブロック 64 それぞれの先頭のアドレスに対応する領域に、7 個のデータが書き込まれた時点で、残りの 56 個のデータの書込みが終了し、スロット 1 集合体を構成するデータが全て書き込まれたことになる。従って、第 1 列 ~ 第 7 列の 56 個のブロックそれぞれは、4 個のアドレスに対応する領域全てにデータが書き込まれるが、一方、第 8 列のブロック 8、…、ブロック 56、ブロック 64 は、4 個のアドレスに対応する領域のうち、1 個のアドレスに対応する領域にのみデータが書き込まれ、残りの 3 個のアドレスに対応する領域にはデータが書き込まれないことになる。

【0119】

スーパーフレーム 1 についてのデータは、図 11 を参照しながら説明したように、行方向 L に書き込まれて列方向 R に読み出されることによりデインターリーブされるが、スーパーフレーム 2 についてのデータは、スーパーフレーム 1 とは反対に、図 12、図 13 を参照しながら説明したようにして列方向 R に書き込まれると、行方向 L に読み出されてデインターリーブされる。

【0120】

具体的には、アドレスが、アドレス 0 ~ アドレス 28 まで順次インクリメントされて指定され、第 1 行のブロック 1、2、…、8 のデータが行方向 L に読み出

され、データ 1__1～データ 1__2 0 3 が読み出される。以下、同様にして、行方向 L へのデータの読出しを第 2 行～第 8 行のブロックについて、順次行うことにより、スーパーフレーム 2 を構成するデータが全てデインターリーブされて読み出される。このとき、第 n 行のブロックに書き込まれたデータが読み出された直後に、その第 n 行のブロックに、図 1 1 を参照しながら説明した手順でスーパーフレーム 1 のデータが行方向 L に順次書き込まれる。従って、第 8 行のブロックに書き込まれたスーパーフレーム 2 についてのデータが読み出された直後に、その第 8 行のブロックに、図 1 1 を参照しながら説明した手順で新たなスーパーフレーム 1 についてのデータが行方向 L に順次書き込まれる。これにより、新たなスーパーフレーム 1 のスロット 1 集合体を構成する全てのデータの書込が終了する。以下、図 1 1～図 1 3 を参照しながら説明した手順で、データの読出方向及び書込方向を、行方向 L 及び列方向 R に交互に変えながら、送信機 1 0 0 でデインターリーブされたデータが、受信機 1 1 0 で次々にデインターリーブされる。

【0 1 2 1】

先に説明した第 1 の送受信システムでは、1 個のアドレスに対応する領域に 1 byte 分のデータを書き込んで、1 byte / word としたが、第 2 の送受信システムでは、1 個のアドレスに対応する領域に 7 byte 分のデータを書き込んで、7 byte / word としている。このように、1 word を複数のバイトにすると、メモリ 5 1 の他に、送信機 1 0 0 から送信されてきたデータを一旦書き込むためのバッファ 5 2 a が必要となるが、このバッファ 5 2 a の容量は、上述したように、64 byte = 512 bit と極めて少ない容量で済む。つまり、第 2 の送受信システムでは、バッファ 5 2 a に必要な容量と、メモリ 5 1 に必要な容量との和は、512 bit + 0.64 Mbit ≒ 0.64 Mbit である。従って、第 2 の送受信システムは、受信機のメモリに 2 つのスーパーフレーム分の容量（約 1.25 Mbit）が必要な従来の送受信システムと比較して、やはり少ないメモリ容量でデータをデインターリーブすることができる。

【0 1 2 2】

また、第 1 の送受信システムでは、メモリ 1 1 0 a に 1 byte / word のデータが書き込まれるため、メモリ 1 1 0 a には、図 4～図 6 に示すように、0

番地～1 6 6 3 番地のアドレスが必要であるが、一方、第 2 の送受信システムでは、メモリ 5 1 に 7 b y t e / w o r d のデータが書き込まれるため、そのメモリ 5 1 には、図 1 1 ～図 1 3 に示すように、0 番地～2 5 5 番地のアドレスを用意するだけで済む。従って、1 w o r d を複数 b y t e にすると、メモリに必要なアドレスが少なくすみアドレス生成回路の構成が簡単になるという利点がある。また、1 w o r d を複数 b y t e にすると、1 つのアドレスに対応する領域に、一度に複数 b y t e のデータを書き込むことができるため、アクセス速度の遅いメモリを用いても、効率よくデータを書き込むことができるという利点がある。

【 0 1 2 3 】

ところで、第 1、第 2 の送受信システムでは、いずれも、8 個のフレームそれぞれを構成する同一番号のロットから成るロット集合体（つまり、8 個のロットから成るロット集合体）を構成するデータを、8 行 8 列のブロックから成るマトリックス構造に配列してデインターリーブしている。つまり、マトリックス構造は、行方向 L に並ぶブロックの数と、列方向 R に並ぶブロックの数とが等しい構造を有している。このように、行方向 L に並ぶブロックの数と、列方向 R に並ぶブロックの数とを等しくすると、8 個のロットから成るロット集合体を構成するデータを、行方向もしくは列方向のどちらの方向から書き込んでも、メモリの、データが書き込まれないメモリセルの数が最小限に抑えられ、メモリに、効率よくデータを書き込むことができる。

【 0 1 2 4 】

尚、第 1、第 2 の送受信システムでは、インターリーブされた複数のデータを 8 行 8 列のブロックから成るマトリックス構造に配列し、行方向 L に並ぶブロックの数と、列方向 R に並ぶブロックの数とを等しくしているが、本発明では、インターリーブされた複数のデータを、行方向及び列方向に同じ数だけ配列されたブロックから成るマトリックス構造に配列する必要はなく、ブロックの数は、行方向及び列方向で異なってもよく、メモリに現在書き込まれている複数のデータの次にそのメモリに書き込む複数のデータの書込方向を、現在書き込まれている複数のデータが読み出されるときの出方向と同一方向若しくは反対方向に

することにより、やはり、インターリーブされた複数のデータをデインターリーブするためにかかるコストを削減することができる。

【0 1 2 5】

また、第 1、第 2 の送受信システムでは、受信機に備えられたメモリにインターリーブされた複数のデータを書き込み、そのメモリに書き込まれたデータをデインターリーブして読み出す例を取り上げて、データの並べかえが低コストで行われる様子が示されているが、送信機側で行われるデータの並べかえについても、本発明のデータ書込読出方法を採用することにより、やはり低コストで行うことができる。

【0 1 2 6】

【発明の効果】 以上説明したように、本発明によれば、コストの削減が図られたデータ書込読出方法、デインターリーブ方法、データ処理方法、メモリ、及びメモリ駆動装置が得られる。

【図面の簡単な説明】

—【図 1】

第 1 の送受信システムの一例を示す図である。

【図 2】

構成されるスーパーフレームを示す模式図である。

【図 3】

フレーム 1 のスロット 1 のデータ 1 _ 1 から数えて、インターリーブ方向に 2 0 3 個のデータが読み出される様子を示す模式図である。

【図 4】

データが、8 行 8 列に並ぶ 6 4 個のブロックを有するマトリックス構造に配列された様子を示す図である。

【図 5】

もう一方のスーパーフレーム 2 を構成する 2 0 3 b y t e 分のデータが、ブロック 1、ブロック 9、…、ブロック 4 9、ブロック 5 7 に書き込まれた様子を示す概念図である。

【図 6】

スーパーフレーム 2 を構成するスロット 1 集合体全てのデータが書き込まれた様子を示す概念図である。

【図 7】

送受信システムにおける受信機を示す概略図である。

【図 8】

バッファにデータが書き込まれた様子を示す概念図である。

【図 9】

第 1 列のアドレス 0、アドレス 8、…、アドレス 5 6 に対応する領域に、新たなデータが書き込まれた様子を示す概念図である。

【図 1 0】

第 8 列のアドレスに対応する領域に書き込まれた 7 個のデータ 8 _ 1 ~ データ 8 _ 7 が読み出された直後の様子を示す概念図である。

【図 1 1】

バッファ 5 2 a から送信されてきた、一旦インターリーブされた 7 個のデータからなる各データ群が、マトリックス構造に順次書き込まれた様子を示す概念図である。

【図 1 2】

スーパーフレーム 2 を構成する 2 0 3 b y t e 分のデータが、ブロック 1、…、ブロック 4 9、ブロック 5 7 に書き込まれた様子を示す概念図である。

【図 1 3】

スーパーフレーム 2 のスロット 1 集合体を構成する全てのデータが書き込まれた様子を示す概念図である。

【符号の説明】

5 0, 1 1 0 受信機

5 1, 1 0 0 b, 1 1 0 b メモリ

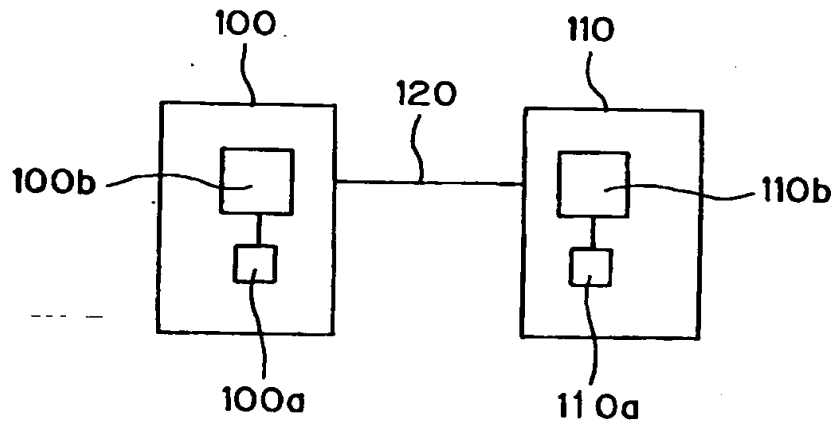
5 2, 1 0 0 a, 1 1 0 b メモリ駆動装置

5 2 a バッファ

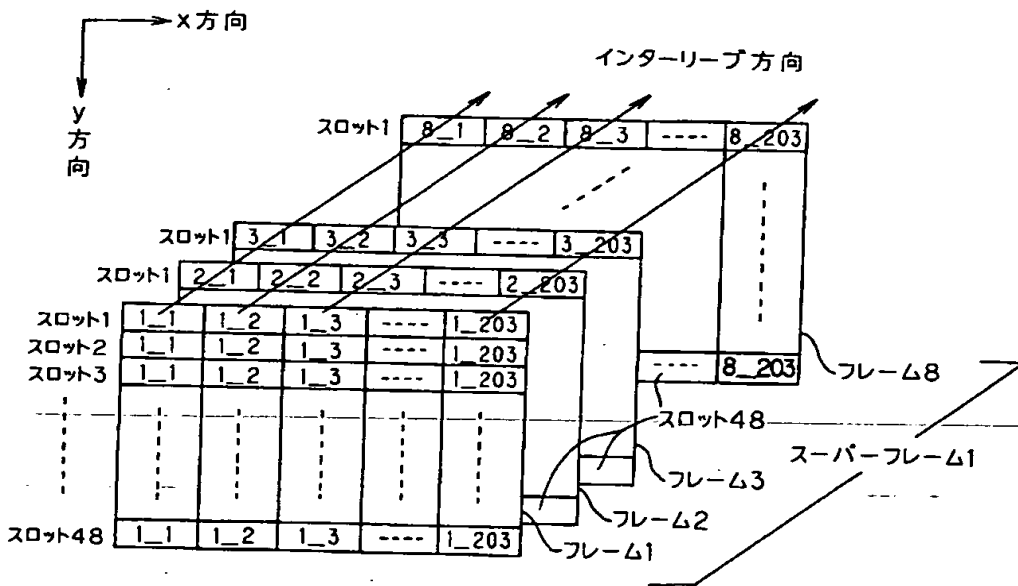
1 0 0 送信機

【書類名】 図面

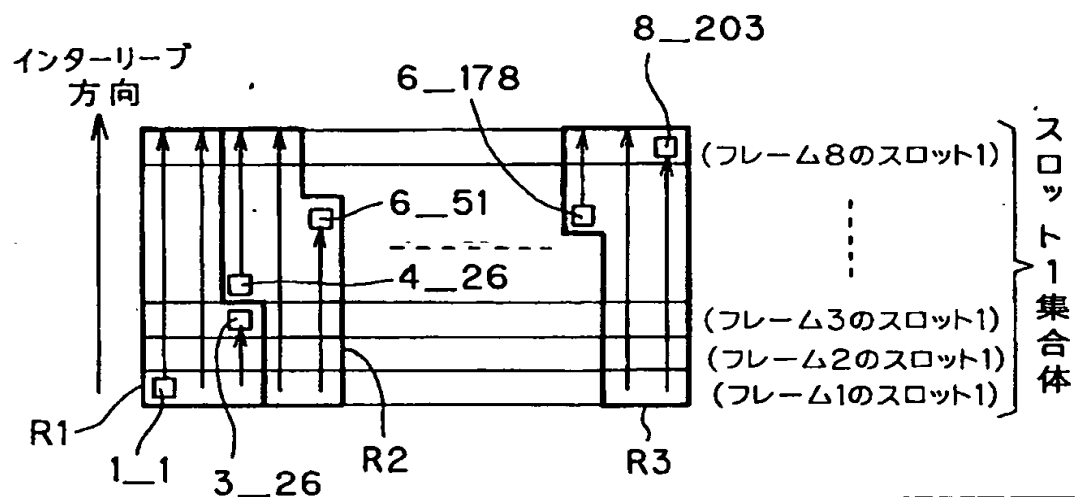
【図 1】



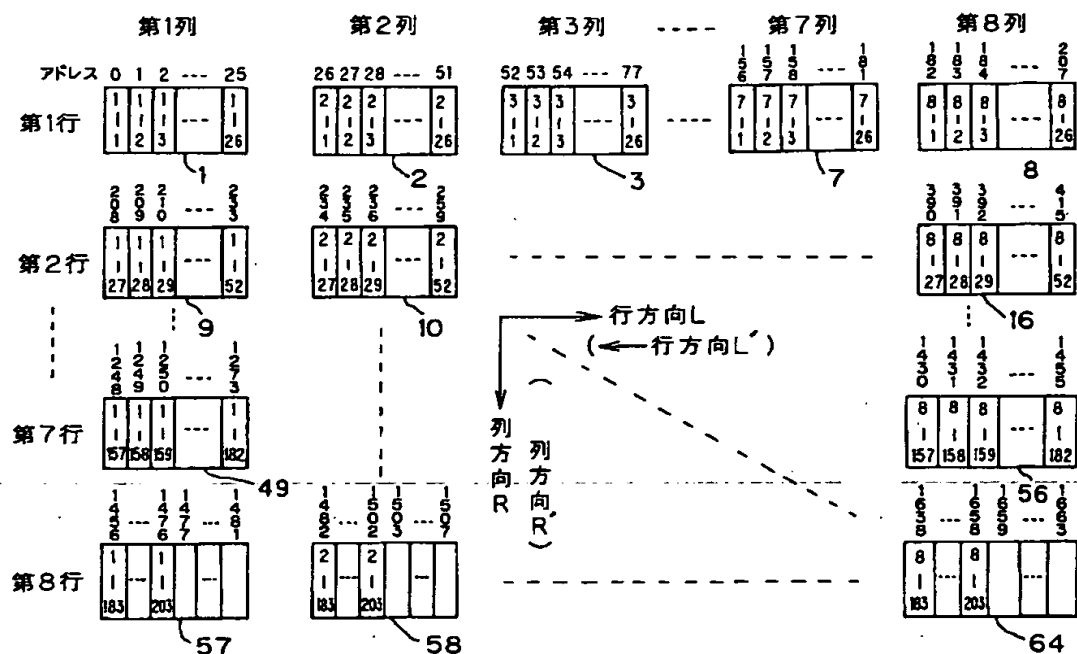
【図 2】



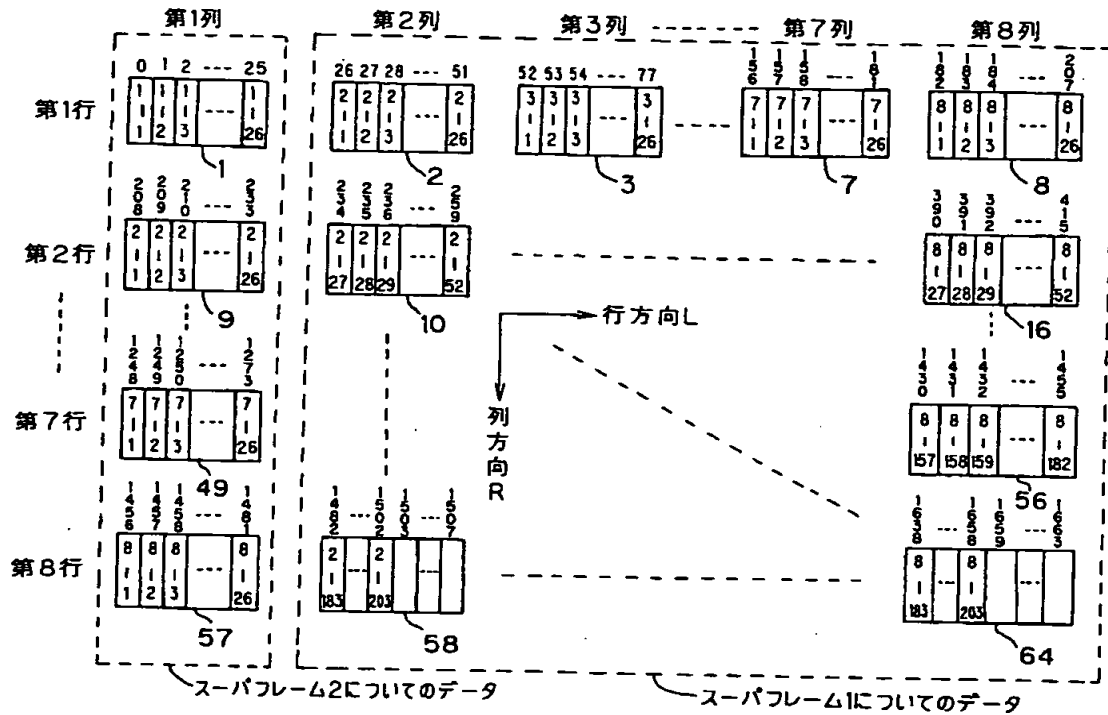
【図 3】



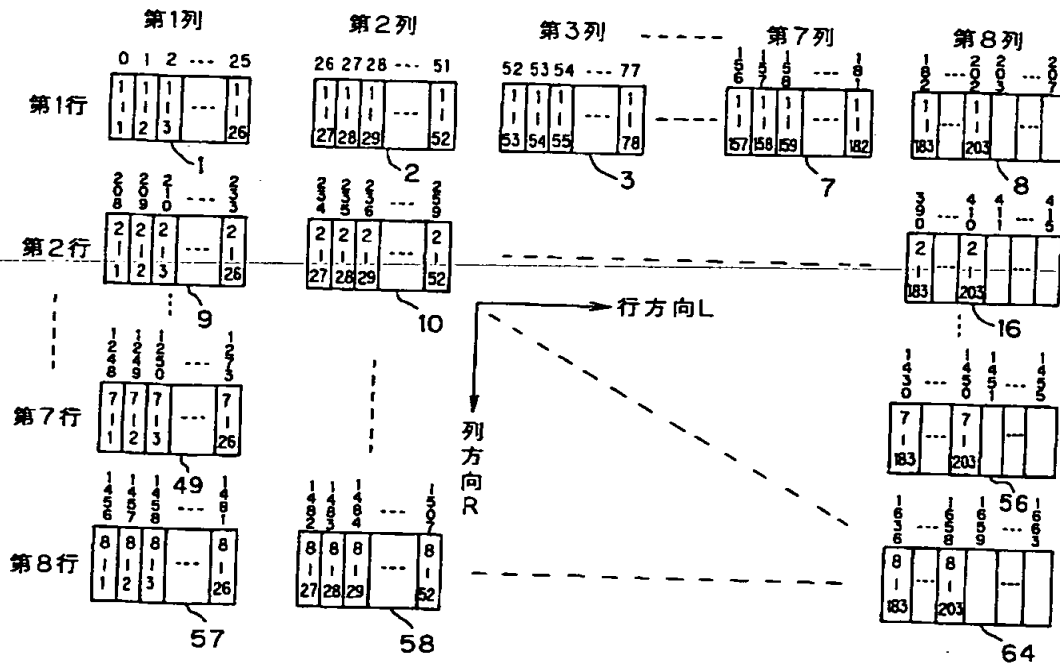
【图 4】



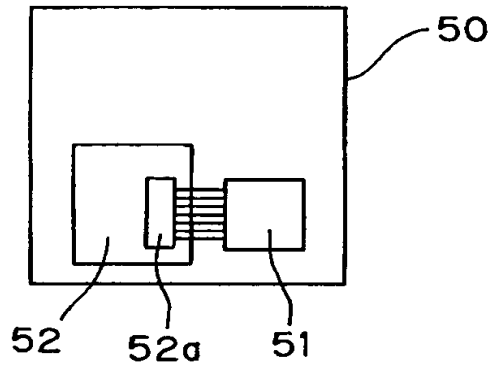
【図 5】



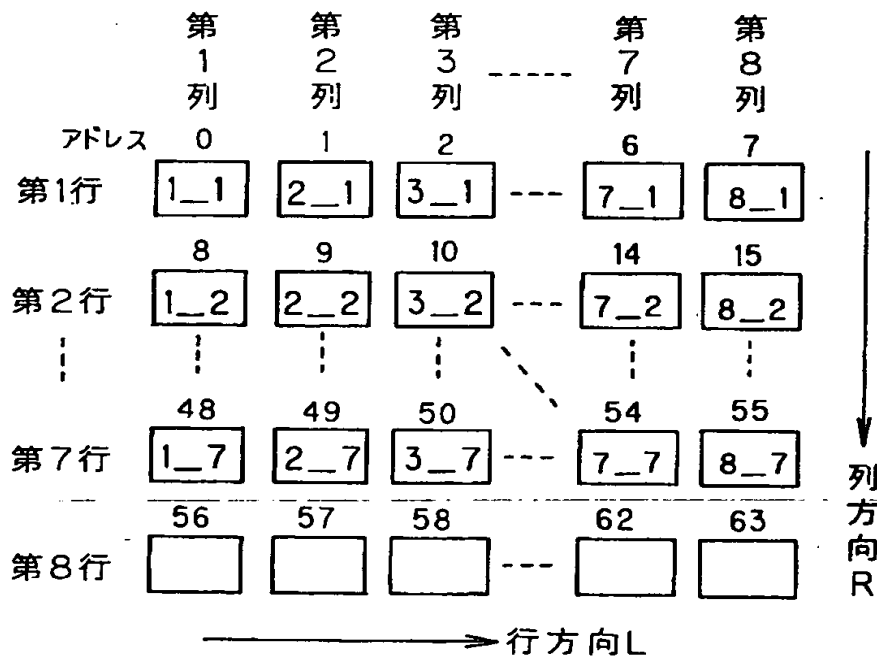
【図 6】



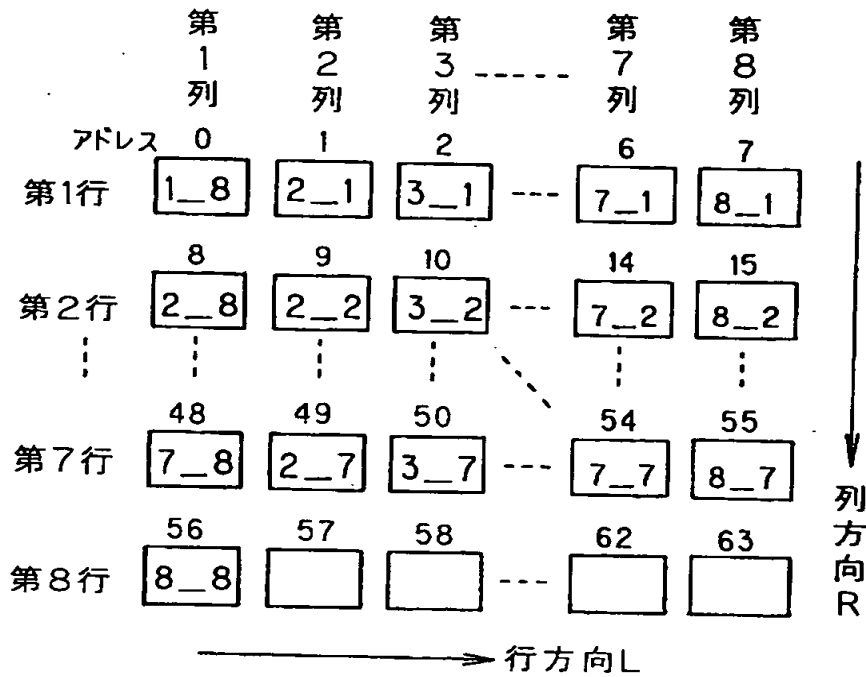
【図 7】



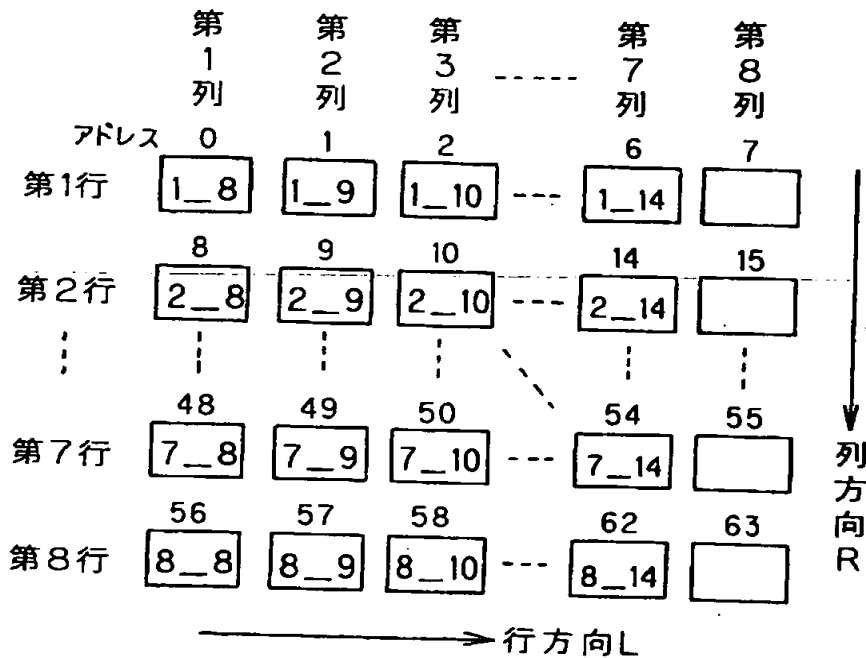
【図 8】



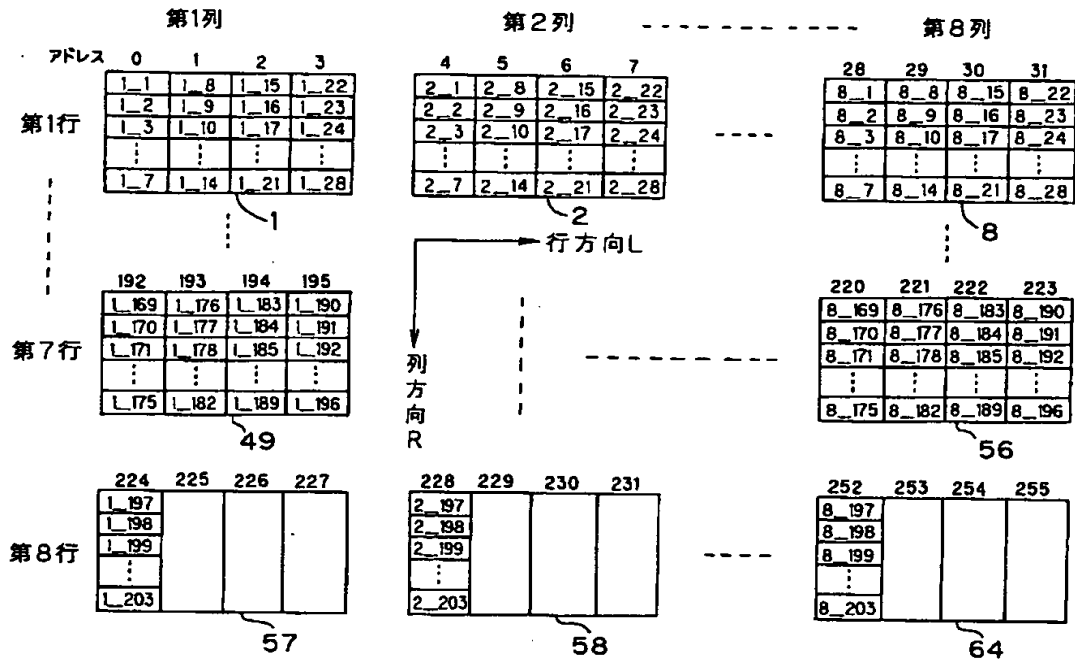
【図 9】



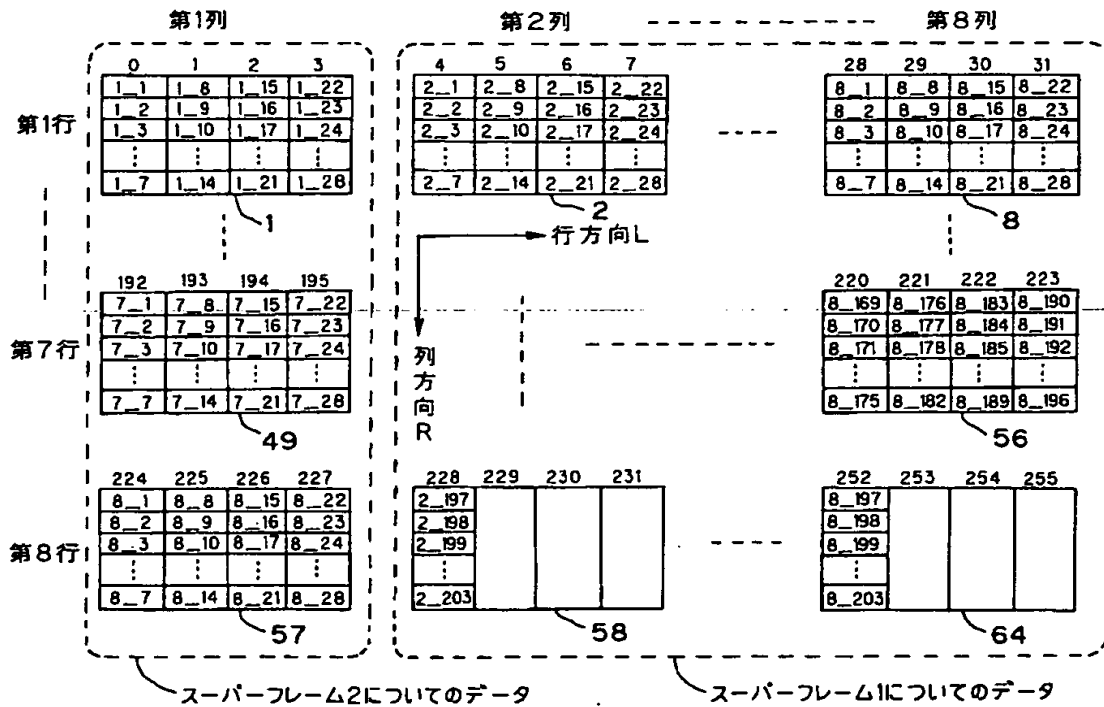
【図 1 0】



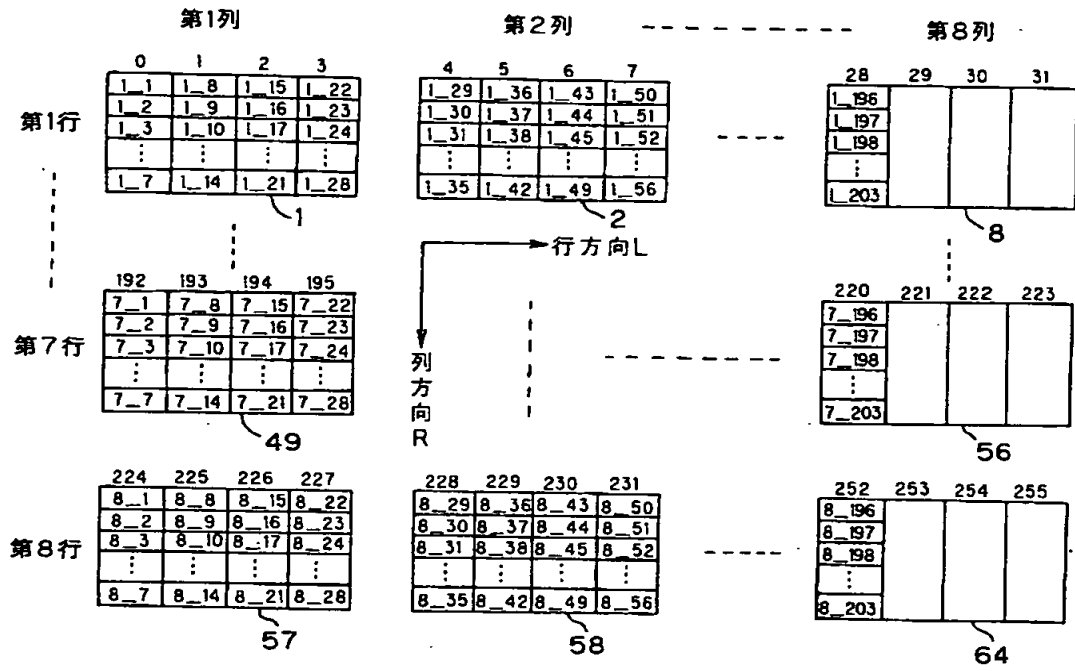
【図 1 1】



【図 1 2】



【图 1 3】



【書類名】 要約書

【要約】

【課題】 コストの削減が図られたデータ書込読出方法、デインターリーブ方法、データ処理方法、メモリ、及びメモリ駆動装置を提供する。

【解決手段】 送信機 1 0 0 でインターリーブされた複数のデータを受信機 1 1 0 のメモリ 1 1 0 a に書き込むときの書込方向を、行方向及び列方向に交互に変える。

【選択図】 図 5

認定・付加情報

特許出願の番号	平成11年 特許願 第239424号
受付番号	59900824803
書類名	特許願
担当官	第八担当上席 0097
作成日	平成11年 9月 2日

<認定情報・付加情報>

【提出日】	平成11年 8月26日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000112451]

1. 変更年月日 1990年 8月13日
[変更理由] 新規登録
住 所 東京都港区港南2-13-37 フィリップスビル
氏 名 日本フィリップス株式会社

THIS PAGE BLANK (USPTO)